

Sistema de adquisición y transmisión de datos, por fibra óptica, para un generador de neutrones.

Luis Miguel Ledo Pereda¹, DrC Sergio Vergara Limon², Raúl Arteché Diaz¹.

¹Centro de Aplicaciones Tecnológicas y Desarrollo Nuclear (CEADEN), Departamento de Física, ledo@ceaden.edu.cu

²Facultad de Ciencias de la Electrónica. Benemérita Universidad Autónoma de Puebla (BUAP), México. svergara@ece.buap.mx

RESUMEN

Se presenta el desarrollo construcción y aplicación de un sistema virtual de adquisición de datos basado en el uso de microcontroladores, fibra óptica y PC; que restablece la comunicación entre los módulos básicos que componen un Generador de Neutrones.

Se muestra como queda modernizada la interfaz original del generador, al automatizarse la adquisición de datos sobre sus parámetros de explotación.

Se introduce el uso de la PC en el Generador de Neutrones y se establece el antecedente para extender la automatización a otros subsistemas de la instalación.

Palabras claves: Adquisición de datos, fibra óptica, interfaz, microcontroladores

Optic fibber data acquisition and transmission system dedicated to a neutron generator.

ABSTRACT

Hereby, are presented the design, construction and application of a virtual data acquisition system based on the usage of microcontrollers, optic fibber, and PC. System is aimed to the reestablishment of the communication between the basic modules of a Neutron Generator.

The work shows, how the original interface design is upgraded by the automation of the data acquisition, on the Neutron Generator exploitation parameters.

The PC usage is being introduced in the Neutron Generator and the precedent is established for further subsystem automation.

Key words: data acquisition, fibber optic, interface, microcontrollers

INTRODUCCIÓN

El generador de neutrones (GN) NG-15-I, disponible en el Centro de Aplicaciones Tecnológicas y Desarrollo Nuclear (CEADEN) se instaló como facilidad de investigación, es de tecnología soviética de los años 70. Constituye una poderosa herramienta para la caracterización elemental de muestras de interés, además se utiliza como fuente de irradiación.

El GN es un pequeño acelerador de partículas¹ constituido básicamente por dos bloques, el experimental, donde ocurren los procesos físicos que producen la generación neutrónica y el de regulación, que controla el funcionamiento del generador. La figura 1 muestra su estructura básica.

El GN funciona como sigue, una vez alcanzado el alto vacío se obtienen iones en la fuente de iones, se extraen electrostáticamente del volumen de trabajo de la fuente, y se

aceleran a través de 2. Finalmente impactan sobre un blanco ubicado en 1, donde se produce la reacción nuclear que produce los neutrones.

El cabezal 3 que soporta el proceso anterior descansa sobre aisladores de porcelana 4 y se polariza a 250 kV.

El flujo neutrónico resultante alcanza 10^{12} neutrones/s, con energía media de 14 MeV.

Los parámetros de explotación del GN, que establecen su régimen de trabajo, son: Tensión y Corriente de Foco, Tensión y Corriente de Extracción, Tensión de Aceleración, Corriente del Magneto, Corriente del Filtro de Gas, Corriente de Descarga.

Originalmente ambos bloques del GN se comunicaban mediante dos “cajas negras”, una para cada bloque, unidas a través del canal óptico 5.

En el presente este dispositivo no funciona y las posibilidades de repararlo no son reales.

El objetivo de este trabajo fue diseñar y construir un sistema para adquirir y transmitir los datos sobre los parámetros de explotación del GN a una PC vía fibra óptica.

MATERIALES Y MÉTODOS

La posibilidad de generalizar el uso de las PC en las más disímiles actividades pone a disposición de los ingenieros una potente herramienta que ofrece notables ventajas. Pero primero se hace necesario enlazar la PC con el objeto de interés, para lo cual las interfaces se utilizan extensamente.

Diseñado para monitorear el funcionamiento de una instalación de investigaciones (GN), el sistema para adquirir y transmitir datos ofrece la flexibilidad y facilidad del uso de una PC para integrar: las ventajas de inteligencia alcanzables con un microcontrolador, y el análisis en el entorno LabView.

En el presente es extensivo el uso del puerto USB, por eso para hacer el nuevo diseño compatible con los estándares actuales su uso se estableció como requerimiento.

Entre las funciones del aislamiento eléctrico en un sistema de adquisición de datos están: prevenir la formación de circuitos a tierra, rechazar la tensión de modo común y proporcionar seguridad² y la confiabilidad de la información adquirida.

El diseño original del GN incluye el aislamiento eléctrico entre sus bloques al utilizar entre ellos el enlace vía fibra óptica. Preservar el enlace óptico, en el diseño del nuevo sistema de comunicación del GN, garantiza el aislamiento y la robustez del diseño ante eventos derivados de las condiciones de alta tensión.

Estado actual del sistema original.

La figura 2 muestra parte del panel frontal del bloque de regulación (figura 1), muestra algunos de los indicadores utilizados, para monitorear los parámetros de interés.

Por orden de arriba hacia abajo, indicador de tensión de aceleración, indicador de corriente del haz de iones extraídos e indicador de corriente del colimador.

Se puede apreciar que la escala de los indicadores, no ofrecen una alta resolución y precisión. Tales instrumentos satisfacen los requerimientos de precisión del operador.

La electrónica que soporta la comunicación por medio del canal óptico para llevar la información a los indicadores, está dañada.

Requerimientos del nuevo sistema.

Los requerimientos establecidos para el nuevo sistema son:

1. Garantizar el aislamiento eléctrico entre los bloques básicos del GN.
2. Disponer de comunicación USB con la PC.
3. Diseñar la interfaz PC-usuario en ambiente LabView.
4. Utilizar microcontroladores en el diseño de la interfaz.
5. Disponer de un ADC de 10 bits de resolución.

Para deducir la resolución del ADC requerida, se tomó como parámetro más crítico la *tensión de aceleración*, y se hizo el siguiente análisis.

La tensión de aceleración (HV) alcanza un valor máximo de 250 000 VCD.

$$HV = 250\ 000\ \text{VCD} \quad 1)$$

La resolución R de un ADC de 10 bits con una tensión de referencia (Vref) de 5 VCD es,

$$R = \frac{V_{ref}}{2^n} \quad 2)$$

Donde: R es la resolución en valores de tensión,
Vref es la tensión de referencia del ADC,
n es la resolución del ADC en bits.

Al sustituir en 2) los valores de n y Vref, obtenemos que R es,

$$R = \frac{5}{2^{10}} = 0,00488V \quad 3)$$

El valor de alta tensión HVe_q correspondiente a R se determina con la siguiente expresión,

$$HVe_q = \left(\frac{HV}{V_{ref}} \right) \times R \quad 4)$$

Al sustituir 1), 3) y Vref en (4) obtenemos,

$$HVe_q = \left(\frac{250000}{5} \right) \times 0,00488 = 244V$$

$$HVe_q = 244\ V$$

Esto indica que una resolución de 10 bits permite medir variaciones en la tensión de aceleración en pasos de 244 VCD. Como la resolución del indicador original de tensión de aceleración, es de 15 000 VCD, y el ADC seleccionado alcanza una resolución de 244 VCD, se puede concluir que el conversor seleccionado satisface ampliamente los requerimientos respecto a la resolución del sistema de medición.

Para un ADC de 8 bits HVe_q = 976 VCD, que aún satisface la aplicación; no obstante se decidió utilizar el primero para disponer de reservas en futuras aplicaciones del nuevo sistema.

Acondicionamiento de la señal.

El GN dispone de un soporte electrónico que realiza el acondicionamiento de las señales monitoreadas. A su salida entrega, para cada parámetro del GN, un nivel de tensión de directa que varía de 0 a 5 VCD.

Por eso la frecuencia con que se realiza el muestreo, no está condicionada por el teorema de Nyquist sino por otros elementos que analizaremos posteriormente.

Composición del sistema.

Obsérvese en la figura 3 que el sistema se compone de:

- Tarjetas electrónicas: una para la adquisición de los datos (TA) y otra para el enlace PC- canal óptico (TEPCCO).
- Canal óptico de dos vías.
- PC.

Experimentalmente se demostró que el diseño más eficiente era aquel donde las dos tarjetas, tuvieran el mismo diseño eléctrico y de circuito impreso con lo cual se minimizan los costos y aún se cumplen los requerimientos técnicos.

Cada tarjeta dispone de un microcontrolador, en la TA se programa para la adquisición de las señales analógicas y su transmisión hacia TEPCCO vía fibra óptica.

TEPCCO se ubica entre la PC y TA y permite la comunicación entre estos con la primera utiliza el enlace USB con la segunda el enlace vía fibra óptica.

Selección del microcontrolador.

Para el control de todas las funciones y tareas que realizan las tarjetas, se utilizó un microcontrolador (ucontrolador) del tipo PIC18F4550³ fabricado por la firma Microchip.

Este se seleccionó atendiendo a los siguientes elementos:

- Tiene ADC de 10 bits que puede multiplexar hasta 13 canales analógicos. Nuestra aplicación monitorea ocho parámetros.
- Dispone de puertos de comunicación del tipo USB y serie, entre otros.
- Posee hasta 33 terminales configurables, ofreciendo flexibilidad para el diseño.

En la figura 4 se muestra la sección del esquema eléctrico de la tarjeta, que contiene la conexión física del ucontrolador.

Véase en el anexo 1 el esquema eléctrico general de la tarjeta.

Diseño del circuito eléctrico.

El diseño de circuitos eléctricos e impresos se realizó utilizando el paquete de software PROTEL 99 SE.

- Tarjeta de adquisición (TA), dedica los puertos RA y RE del ucontrolador para implementar los ocho canales analógicos de entrada al ADC y los terminales dedicados a la comunicación serie.
- Tarjeta de enlace PC canal óptico (TEPCCO), sólo utiliza los terminales dedicados a las comunicaciones serie para el canal óptico y USB para la pc.

Para cumplir los requerimientos de comunicación USB el controlador correspondiente se configuró para operar con un cristal resonador de 4 MHz, en el modo de cristal de alta velocidad (HS) con PLL habilitado.

Para la comunicación de tipo óptica entre la TA y la TEPCCO se utilizaron transceptores ópticos, que de conjunto con los controladores y el canal óptico garantizan el flujo de la información y un alto aislamiento galvánico en el sistema.

El transceptor óptico utilizado es del tipo V23806-A34-C2, fabricado por la firma Siemens⁴. Sus señales de entrada y salida trabajan a niveles lógicos del tipo PECL. Las señales seriales controlador son del tipo TTL. Por ello, fue necesario

utilizar el convertor del tipo MC100ELT28D⁵ para implementar la conversión de niveles lógicos. Este dispositivo traduce los niveles lógicos de las señales de nivel TTL a nivel PECL y viceversa.

La figura 5 muestra el esquema de conexión del transceptor con el convertor de niveles lógicos. Cada tarjeta dispone de una etapa como está en su diseño.

Los terminales dedicados a la comunicación serie del controlador TX y RX se conectan a los terminales 6 (señal DTTL) y 7 (señal QTTL) respectivamente, del convertor de niveles lógicos. El anexo 1 muestra las conexiones a mayor escala.

Siguiendo las indicaciones del fabricante del transceptor óptico, se incluyó en el esquema un filtro LC en cada línea de alimentación (VCC-TX, VCC-RX), para prevenir la contaminación con transitorios y ruido de los niveles de corriente directa de la fuente de alimentación.

Como los dispositivos ECL son los que alcanzan mayor velocidad de conmutación de niveles lógicos, los requerimientos para el diseño de los circuitos impresos son superiores, también es indispensable tener en cuenta las terminaciones de las líneas de cada salida o entrada PECL.

Según las indicaciones del fabricante del transceptor se utilizó el esquema de terminación paralelo equivalente de Thevenin (R1, R15, R17, R2 y R6, R12, R14, R7).

Este esquema, aunque consume más energía, es muy atractivo cuando en el diseño se utilizan pequeñas cantidades de dispositivos ECL. La ausencia de fuentes de alimentación extras, compensa este inconveniente. El exceso de energía se consume íntegramente en los resistores externos, y no afecta los circuitos integrados.

Según la guía de diseño con lógica PECL⁶, y la nota de aplicación AN8020⁷, a través de las siguientes expresiones, se determinan los valores de los resistores que garantizan la terminación de cada salida o entrada PECL del convertor.

Típicamente el estándar PECL maneja una impedancia 50 ohms en -2,0 V. La tensión de terminación que utiliza es VTT = VCC-2,0 V, para los dispositivos lógicos PECL con tensión de alimentación VCC diferente de tierra.

Considerando lo anterior y aplicando las expresiones para el cálculo de los resistores:

$$R1 = \left(\frac{(VCC - VTT)}{(VTT - VEE)} \right) \times R2 \quad 1)$$

$$R2 = \left(\frac{(VCC - VEE)}{(VCC - VTT)} \right) \times Z \quad 2)$$

$$VTT = \left(\frac{R2}{(R1 + R2)} \right) \times VCC$$

Tenemos que:

VCC= 5.0V; VEE = GND; VTT = 3.0V; Z = 50 ohms

Sustituyendo en 1 y 2, tenemos que:

$$R2 = \left(\frac{5-0}{5-3} \right) \times 50 = 1250 \text{ohms}$$

$$R1 = \left(\frac{5-3}{3-0} \right) \times 125 = 83,3 \text{ohms}$$

De acuerdo a los nominales más próximos, los valores de los resistores quedarían de la siguiente manera.

R1 = 130 ohms; R2 = 82 ohms.

Se utilizaron resistencias de carbón para prevenir la inducción de ruido desde otros elementos vecinos.

Los capacitores C14, C15, C17 y C18 permiten realizar el filtrado de los niveles de directa y reducir el ruido a niveles mínimos.

También se previó una red RC, compuesta por los resistores R18, R21, R22 y los capacitores C20 y C21. Su función es suprimir auto-oscilaciones en el conversor de niveles lógicos⁷, cuando se trabaja a altas velocidades de transferencia de datos.

Según las especificaciones del transceptor óptico, su receptor trabaja en el intervalo de velocidades desde 5 Mb/s hasta 170 Mb/s, sin embargo el transmisor sólo tiene un límite máximo de velocidad de operación de 170 Mb/s.

La velocidad de comunicación del sistema quedó configurada para 9600 baudios. Es interesante este resultado, por cuanto no armoniza con las especificaciones del transceptor.

Modo de alimentación de CD.

El diseño eléctrico permite que TA se alimente con corriente alterna, a partir de un transformador reductor, capaz de entregar una corriente de 300 mA como mínimo, y una tensión mínima de 8 VCA y no mayor de 10 VCA. También es posible utilizar una fuente de corriente directa que le proporcione una tensión no mayor de 8 VCD.

La fuente de alimentación incluida en el diseño eléctrico de las tarjetas responde a una configuración típica, utiliza un regulador fijo de tensión de la familia LM340/LM78XX⁸, con protección interna térmica para sobrecargas, circuito interno limitador de corriente de corto circuito, proporciona a su salida una tensión de +5 VCD y hasta 1 A.

Como el controlador utilizado soporta la comunicación del tipo USB, en la TEPCCO se implementaron dos cosas, su alimentación por medio del bus USB y la comunicación USB.

Implementación de comunicación tipo USB.

La interfaz serie RS-232 es un puerto que no está comúnmente implementado en las PC en la actualidad. Esto constituye un problema, ya que muchas aplicaciones empotradas utilizan ésta interfaz para la comunicación con sistemas externos como las PC. Una solución es migrar a la interfaz USB. El método más simple es emular la RS-232 sobre el bus USB⁹.

La principal ventaja del método de emulación de la interfaz RS-232¹⁰, consiste en que la aplicación de Windows en la PC verá la conexión USB como una conexión COM RS-232 virtual, gracias a los servicios que suministran dos drivers de Windows (usbser.sys y cport.sys), y por eso no se requieren cambios en el software existente.

No obstante es indispensable disponer de un controlador que tenga incorporado el periférico USB. La familia de controladores PIC18F2455/2550/4455/4550 incluye el módulo USB, por lo tanto, el controlador seleccionado (PIC18F4550) permite la implementación de esta comunicación.

Nuestro sistema cumple con la Especificación de la Clase de Dispositivos para la Comunicación (CDC)¹¹, versión 1.1, que define una capa de protocolos en la que confluyen diversos modelos de comunicación, entre ellos, la emulación serie. Como CDC es una Clase usb estándar, MICROSOFT implementó un driver que soporta la emulación de la interfaz RS-232. En consecuencia, en el proceso de diseño del dispositivo empotrado, este deberá satisfacer esta especificación para poder utilizar el driver de Windows.

Los descriptores para un dispositivo emulador RS-232 a usb y los recursos para manejar las solicitudes específicas de clase son suministrados por Microchip USB CDC firmware en su sitio web.

Diseño del circuito impreso.

Para el desarrollo se tuvieron en cuenta, las especificaciones contenidas en la nota de aplicación¹², sobre el diseño de circuitos que utilizan lógica PECL. Se realizó una adecuada disposición espacial de los componentes para garantizar la menor longitud de las pistas, el menor número de inflexiones y la menor interacción no deseada entre los componentes; además, se utilizó el plano de tierra para reducir las emisiones de radiación electromagnética. La figura 6 muestra la disposición espacial de los elementos que componen la tarjeta.

Se puede apreciar que los dispositivos más consumidores se colocaron próximos a la fuente de alimentación interna.

Se implementaron las precauciones necesarias para proteger el buen funcionamiento del ADC¹³.

RESULTADOS Y DISCUSIÓN

Durante el desarrollo del sistema se verificaron los resultados parciales según se obtenían, para verificar cada etapa. A continuación se describen las comprobaciones realizadas.

1. La verificación del estado físico del canal óptico y la compatibilidad de este con el transceptor se realizó utilizando la configuración sugerida por el fabricante, véase la figura 7.

La salida y entrada ópticas del transceptor, se unieron a través de la fibra óptica. Un tren de pulsos de 100 kHz se suministró a la entrada (señal DTTL) del conversor (figura 5). A la salida de la recepción (señal QTTL) se obtuvo una señal de amplitud y frecuencia igual a la aplicada a la entrada del dispositivo. Ambos canales de la fibra se comprobaron de esta manera quedando demostrada la integridad del medio óptico y su compatibilidad con el transceptor. Tanto el funcionamiento de la conversión de niveles lógicos como la conversión de señal eléctrica a óptica y viceversa quedaron comprobados también.

2. Se verificó la comunicación de la PC con TEPCCO.

Primero ambos se unieron a través del puerto USB, luego, de modo similar a la prueba anterior, la salida y entrada ópticas del transeptor.

Con ésta configuración, por medio del puerto USB, desde la PC se enviaron a TEPCCO señales de caracteres ASCII, el ucontrolador los reconoció y posteriormente transmitió vía fibra óptica, los recibió nuevamente y finalmente los reenvió hacia la PC vía USB.

Para lograr esta respuesta se desarrolló un pequeño código en lenguaje C, que se programó en el ucontrolador, su función era reconocer el carácter ASCII recibido desde la PC y devolver a esta el carácter recibido desde la fibra óptica.

Con ésta prueba, se verificó la funcionalidad del enlace PC-TEPCCO.

3. Se configuró todo el sistema, PC/TEPCCO/Fibra Óptica/TA.

Se desarrolló un código en lenguaje C para que TA devolviera por el canal óptico un y sólo un carácter ASCII al reconocer otro recibido. Así se demostró la integridad de las señales y la ausencia de errores en la comunicación del sistema.

4. El sistema adquiere y devuelve a la PC valores de los parámetros del GN, para comprobar la veracidad de las lecturas que realiza se comparó la lectura de un nivel de tensión realizada por él con otra hecha para el mismo nivel, utilizando un multímetro digital AGILENT de alta precisión (6 ½ dígitos de resolución), certificado por el fabricante.

Calculo del error máximo esperado en las mediciones efectuadas por el sistema. Como:

$$EM = \left(\frac{V_{ref}}{RADC} \right) \times EADC \quad 1)$$

Donde:

Vref es la tensión de referencia del ADC=VCC=5,06VDC 2)

RADC es la Resolución ADC= 10 bits 3)

EADC es el error máximo ADC= ½ Lsb 4)

Sustituyendo en 1) los valores de 2), 3) y 4) obtenemos,

$$EM = \left(\frac{5,06}{1023} \right) \times (1/2) = 0,00247V$$

$$EM = 2,47 \text{ mV}$$

El error esperado en las mediciones (EM) satisface las exigencias de nuestro sistema.

La verificación de las mediciones se realizó según el esquema mostrado en la figura 8.

Utilizando una fuente estabilizada externa (FEE), se estableció una tensión de 4.9478 VDC a su salida, y se conectó a esta como carga un helipotenciómetro de 50 kOhm. Este se utilizó como divisor de tensión, para realizar las variaciones en el nivel de CD, aplicado a la entrada del canal 0 (terminal 2 del ucontrolador, canal AN0 del ADC) de TA.

El valor escogido para el helipotenciómetro, garantiza aplicar una pequeña carga a la FEE, la corriente que se demanda de la fuente es aproximadamente 98 µA.

Considerando la resolución y el error máximo del ADC, se configuró el indicador digital del canal de medición, en el panel frontal de la aplicación LabView, para que mostrara 3 dígitos después de la coma decimal.

Utilizando como referencia los valores obtenidos de la medición con el multímetro AGILENT, se apreció que las mediciones realizadas con la interfaz tienen un error menor al 4%. Este resultado permite establecer que las lecturas de los parámetros de explotación del GN realizadas por medio del sistema para adquirir y transmitir datos del GN a la PC son satisfactorias.

Programación del sistema. Códigos en lenguaje C.

Para el desarrollo de los códigos en lenguaje C se utilizó el MPLAB IDE versión 7.61, dedicado a desarrollar aplicaciones para ucontroladores de la familia PIC.

En la figura 9 se muestra el diagrama de flujo general, del código que se programa en el ucontrolador de la TEPCCO.

Este código luego de inicializar los recursos del ucontrolador permanece en un ciclo de espera, hasta recibir solicitudes de adquisición (en formato de carácter ASCII) desde la PC, vía puerto USB.

Se estableció para la comunicación del sistema que los caracteres ASCII de la 'A' a la 'H', se dedican a solicitar la medición de los canales, AN0 al AN7 del ADC; el carácter ASCII 'T' se reservó para comprobar la comunicación en todo el sistema.

Una vez que TEPCCO recibe e identifica el carácter ASCII enviado por la aplicación LabView, el mismo se reenvía vía canal óptico, a la TA.

Los datos devueltos TA, en respuesta a las solicitudes recibidas, se receptionan en TEPCCO, quién los reenvía al instrumento virtual en la PC.

Cuando TA recibe un código ASCII realiza las siguientes funciones:

1. Si el dato recibido es el carácter ASCII 'T', se devolverá el carácter ASCII 'A', el cual llega hasta la aplicación de LabView, en la PC, donde se procesa y señala al usuario el estado de la comunicación del sistema.

2. Cuando el dato recibido es uno de los caracteres ASCII desde la 'A' hasta la 'H', se inicia el proceso de adquisición y conversión de la señal correspondiente; cuyo resultado es enviado hacia la TEPCCO, vía canal óptico.

La figura 10 muestra el diagrama de flujo del código programado en TA. Primero se inicializan los recursos utilizados en el ucontrolador, que permanece en modo de espera hasta recibir un comando en forma de código ASCII.

Si el comando recibido, es una solicitud de lectura, el programa principal identifica cual es el canal que se solicita leer, ejecuta un llamado a la rutina **Send_ADC_Data**, que adquiere y digitaliza la información analógica disponible en el canal solicitado.

Por último envía el resultado de la conversión a través del canal óptico a la PC.

Cuando el carácter recibido es 'T' el controlador retorna el carácter 'A', para complementar el chequeo de la comunicación del sistema.

Aplicación LabView.

Se diseñó un instrumento virtual, utilizando la versión 8.5 de LabView. Este controla la ejecución de las tareas y procesos del sistema y establece la secuencia de acciones y los modos de funcionamiento.

La figura 11 muestra el panel frontal del dispositivo virtual donde se implementaron los siguientes elementos:

- Ventana lectura, para seleccionar el modo de operación del sistema.
- Indicadores de barra, con indicadores digitales asociados, para visualizar las variables o canales monitoreados.
- LEDs indicadores del canal que está siendo leído.
- Controles para establecer umbrales en cada canal, para activar una alarma visual cuando sean superados por el valor actual de la variable.
- LEDs indicadores del estado de la comunicación del sistema. Utilizando esta aplicación se midió, cuánto tiempo como mínimo demora el sistema en enviar la solicitud de lectura de un canal y recibir el resultado de la misma, este tiempo fue de 3 ms.

Por tanto se puede aseverar que en un tiempo no mayor de dos segundos se miden y actualizan los ocho canales, lo que es satisfactorio para esta aplicación sin comprometer los requerimientos temporales del ADC para garantizar la lectura fiel de las variables. Además para el operador del GN, 2 s es tiempo suficiente para, apreciar los cambios que se producen por la interacción en los parámetros monitoreados, e implementar las regulaciones necesarias.

Conclusiones

- Se diseñó y construyó un sistema para adquirir y transmitir datos de un GN a una PC que satisface los requerimientos técnicos establecidos.
- Se restableció la comunicación entre los bloques del GN.
- El sistema obtenido es robusto, versátil, conjuga las ventajas de la instrumentación virtual con el uso de controladores, permite adquirir información de interés para la explotación del GN, visualizándola en un panel virtual.
- El sistema original del GN se modernizó, con la introducción del uso de un ordenador para su explotación.
- Se adquirió experiencia práctica en el desarrollo de herramientas para la comunicación a través de un canal óptico aplicado a la adquisición de información.

REFERENCIAS

- [1] IAEA, TECDOC-913. *Manual for troubleshooting and upgrading of neutron generators*. 1996.
- [2] National Instruments. *Medidas y Aislamiento de Alto Voltaje*. [en línea] [consultado:2007] Disponible en: < <http://digital.ni.com/worldwide/latam.nsf/webtechsupp/>

B642D949F4D911978625714100784F0B?OpenDocument&node=165720_esa>

[3] Microchip Technology Inc... DataSheet, PIC18F4550: 28/40-pin, 8-bit CMOS FLASH Microcontrollers. 2002. [en línea] [consultado:]. Disponible en: < ww1.microchip.com/downloads/en/DeviceDoc/39632b.pdf >

[4] INFINEON TECHNOLOGIES. Data Sheet, V23806-A34-C2: Single Mode FDDI 1x9 Transceiver with SC Receptacle. Infineon Technologies AG, March 2000. [en línea] [consultado: 2007]. Disponible en: < http://www.datasheetcatalog.net/es/datasheets_pdf/V/2/3/8/V23806-A34-C2.shtml >

[5] On Semiconductor. Data Sheet, MC10ELT28, MC100ELT28: 5 V_TTL to Differential PECL and Differential PECL to TTL Translator. Semiconductor Components Industries, Dec, 2006. [en línea] [consultado: 2007]. Disponible en: <http://www.onsemi.com/pub_link/Collateral/MC10ELT28-D.PDF>

[6] On Semiconductor. Application Note AN1672/D: The ECL Translator Guide PECL • LVPECL • NECL • TTL • LVTTTL/LVCMOS • CMOS. Semiconductor Components Industries, Sept, 1999. [en línea] [consultado: 2007]. Disponible en: < www.onsemi.com/pub_link/Collateral/AN1672-D.PDF >

[7] On Semiconductor. Application Note AND8020/D: Termination of ECL Devices with EF (Emitter Follower) OUTPUT Structure. Semiconductor Components Industries, Sept, 1999. [en línea] [consultado: 2007]. Disponible en: < http://www.onsemi.com/pub_link/Collateral/AND8020-D.PDF >

[8] National. Data Sheet. LM340/LM78XX Series 3-Terminal Positive Regulators.[en línea] [consultado: 2007]. Disponible en: < <http://www.national.com/ds/LM/LM340.pdf> >

[9] IAR SYSTEMS. Technical Note 15729: Serial communications via USB Virtual Com Ports. [en línea] [consultado: 2007]. Disponible en: < <http://supp.iar.com/Support/?note=15729&from=search+result> >

[10] Microchip Technology Inc.. Application Note AN 956: Migrating Applications to USB from RS-232 UART with Minimal Impact on PC Software. 2004. [en línea] [consultado: 2007]. Disponible en: < www.microchip.com/Stellent/idcplg?IdcService=SS_GET_PAGE&nodeId=1824&appnote=en021631-68k >

[11] USB Organization Body. USB Class Definitions for Communication Devices, version 1.1. January 1999. [en línea] [consultado: 2007]. Disponible en: < http://www.usb.org/developers/devclass_docs/usbcdc11.pdf >.

[12] On Semiconductor. Application Note 1406/D: Designing with PECL (ECL at 5.0V).The High Speed Solution for the CMOS/TTL Designer. Motorola, Inc., 2001. [en línea] [consultado: 2007]. Disponible en: < http://www2.units.it/~carrato/didatt/el_appl_2/doc/high_speed_designer&layout/AN1406.pdf >.

[13] ATMEL wireless & uC. Application Note ANM 097: Guidelines to Keep ADC Resolution within Specification. 20/04/01. [en línea] [consultado: 2007]. Disponible en: < www.datasheetarchive.com/ANM097-datasheet.html - 12k >

AUTOR

Luis Miguel Ledo Pereda, Ingeniero Eléctrico, Master en Ciencias, Investigador Agregado, Centro de Aplicaciones Tecnológicas y Desarrollo Nuclear(CEADEN), Calle 30 No.502 e/ 5ta Ave. y Calle 7ma. Playa, Telf.:202-1518, ledo@ceaden.edu.cu. y una nota breve sobre su labor actual. Trabaja como especialista en Técnicas Experimentales de la Física Nuclear.

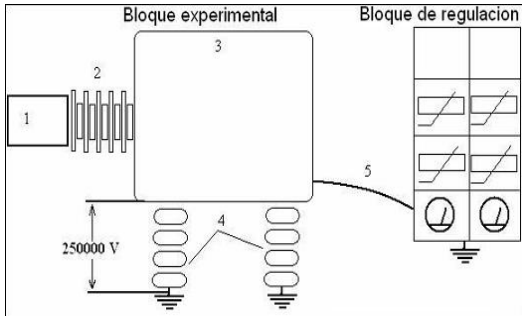


Fig.1. 1 Sistema de transporte, 2 Tubo de aceleración, 3 Cabezal de alta tensión, 4 Aisladores, 5 Fibra óptica.



Figura 2. Panel con los indicadores de tres variables de explotación del GN.

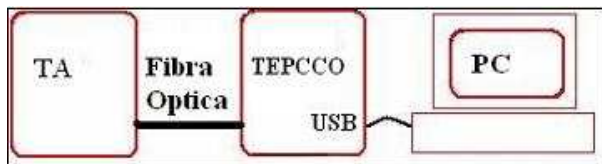


Fig. 3 Diagrama modular del sistema.

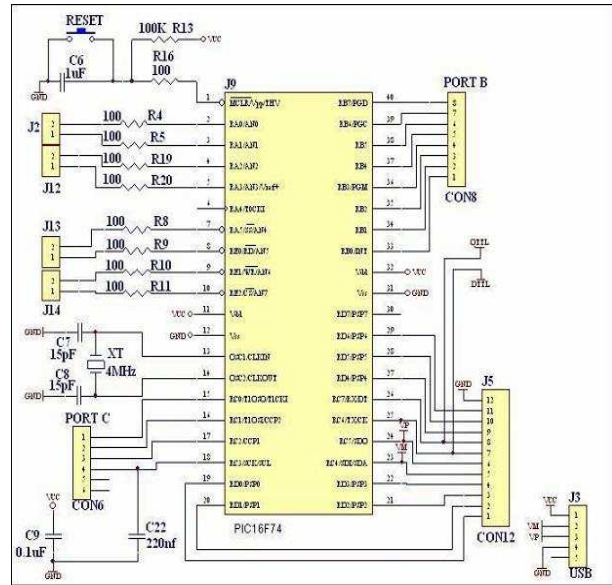


Fig. 4 Circuito eléctrico asociado al microcontrolador.

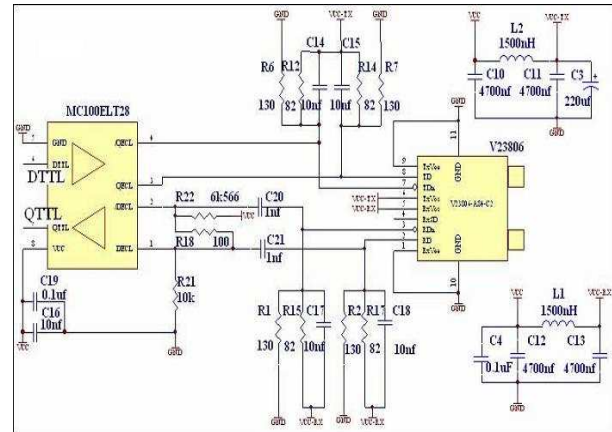


Fig.5 Circuito eléctrico del transceptor y convertor de niveles lógicos.

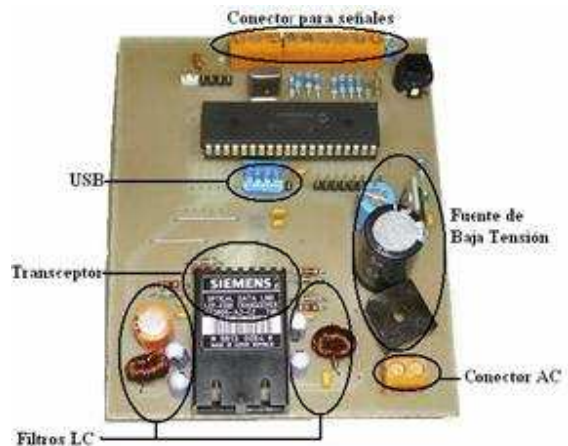


Fig.6 tarjeta de adquisición.

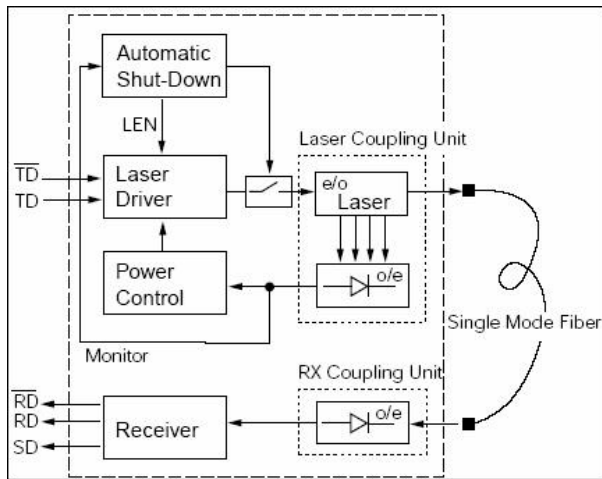


Fig.7 Conexión para verificar canal óptico.

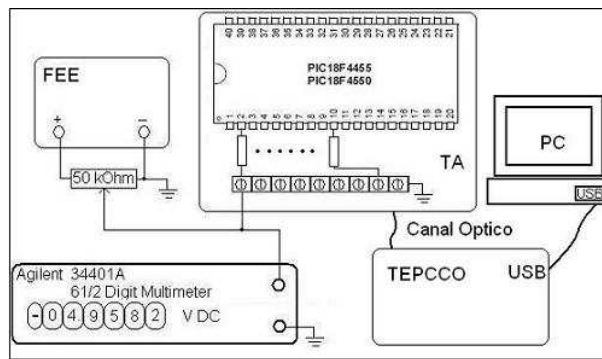


Fig.8 Instalación para la verificación.

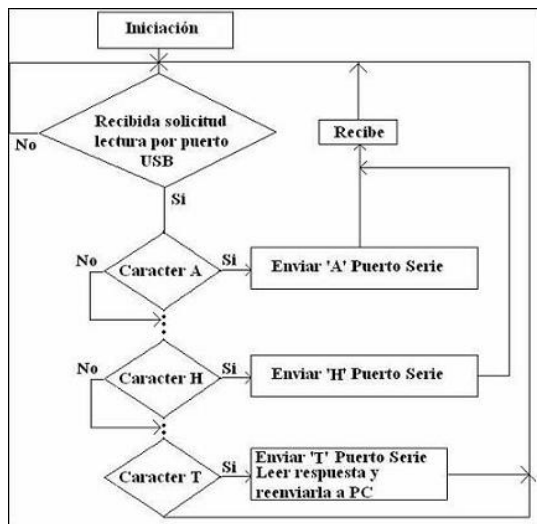


Fig.9 Diagrama de flujo del código de la tarjeta de enlace de la pc con el canal óptico(TEPCCO).

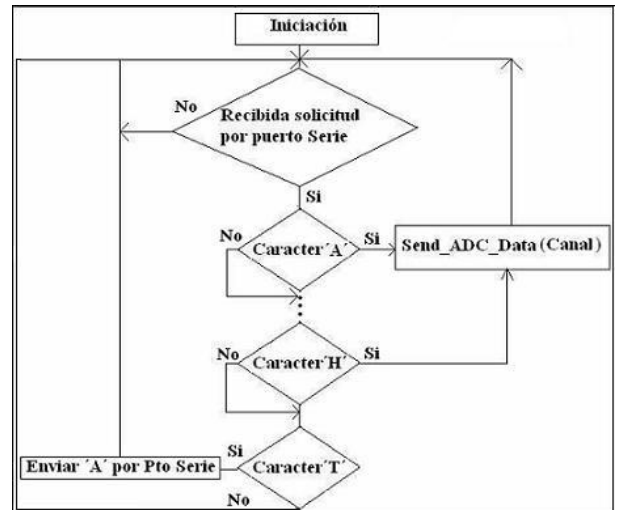


Fig.10 Diagrama de flujo del código de la tarjeta de adquisición.

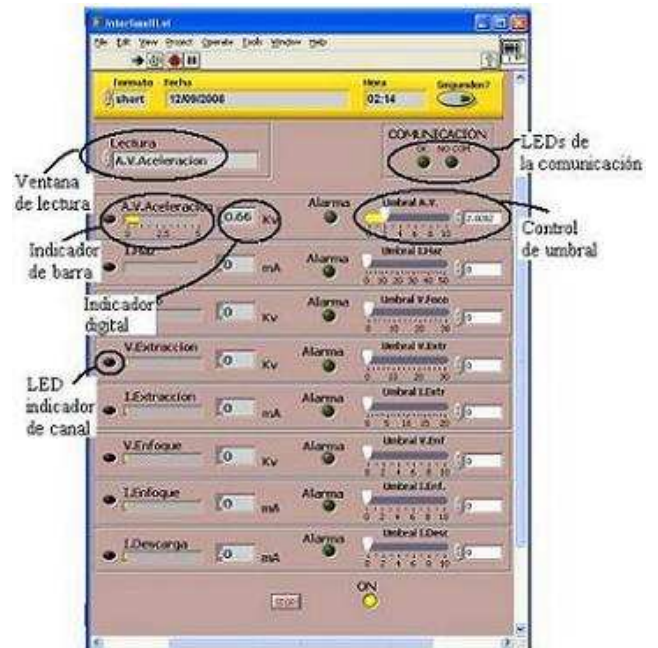


Fig.11 Panel frontal del instrumento virtual.