



Conciencia Tecnológica

ISSN: 1405-5597

contec@mail.ita.mx

Instituto Tecnológico de Aguascalientes

México

Esparza González, Mario Salvador; Castañeda Ramos, Luis Antonio  
Corrección del factor de potencia en un convertidor CA/CD  
Conciencia Tecnológica, núm. 19, abril, 2002, p. 0  
Instituto Tecnológico de Aguascalientes  
Aguascalientes, México

Disponible en: <http://www.redalyc.org/articulo.oa?id=94401904>

- Cómo citar el artículo
- Número completo
- Más información del artículo
- Página de la revista en redalyc.org

redalyc.org

Sistema de Información Científica

Red de Revistas Científicas de América Latina, el Caribe, España y Portugal

Proyecto académico sin fines de lucro, desarrollado bajo la iniciativa de acceso abierto

### Corrección del factor de potencia en un convertidor CA/CD

M.C. Mario Salvador Esparza González, Ing. Luis Antonio Castañeda Ramos  
*Instituto Tecnológico de Aguascalientes, Departamento de Ing. Eléctrica y Electrónica.  
 Av.López Mateos No. 1801 Ote. Fracc.Balcones de Ojocaliente. Aguascalientes, Ags.*

Tel: (01-449)-9-10-50-02, Fax (01-449)-9-70-04-23 [msepa@hotmail.com](mailto:msepa@hotmail.com)

#### Resumen

Se presenta en el siguiente artículo el problema de los rectificadores en las líneas eléctricas por la forma en la que consumen la corriente y una alternativa de solución aplicada utilizando la técnica de corrección del factor de potencia (PFC) por histéresis, detallando el control de transistor, la PFC se aplica a un regulador elevador de tensión emulando con esto que la carga conectada a la línea de suministro es resistiva.

**Palabras clave:** Factor de potencia, convertidor CA/CD, Regulador elevador, Distorsión armónica total.

#### I.- Introducción

Este trabajo se desarrollo en el Instituto Tecnológico de Aguascalientes en el laboratorio de ingeniería eléctrica, recibí apoyo financiero por parte de COSNET. La calidad de la energía es un factor primordial en el diseño de equipos y que en los últimos años a tenido gran importancia de consideración por las corrientes armónicas que demandan de la línea de suministro, estas son corrientes y voltajes senoidales con frecuencias que son múltiplos enteros de la frecuencia fundamental de la línea eléctrica, que es 60 Hz; las armónicas distorsionan la forma de onda del voltaje y la corriente de 60 Hz suministradas en su forma senoidal normal.

El efecto de una armónica determinada en el sistema de potencia se puede ver sobreponiendo la forma de onda de la armónica sobre la forma de onda de la fundamental, para obtener una forma de onda compuesta. Como podemos observar en la figura 1; las dos ondas inician en fase una con la otra y producen una forma de onda distorsionada con los picos aplanados.

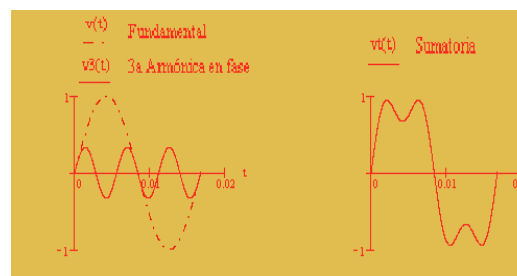


Figura 1. Superposición de una armónica sobre la fundamental inicialmente en fase

Esta señal ocasiona diversidad de disturbios en la línea de suministro, en este artículo tratamos en particular el caso de las fuentes de rectificación en las cuales el sistema de rectificación de los diodos y filtro produce una señal con alta distorsión armónica de la corriente, se presenta un método para la eliminación del problema basado en una fuente conmutada tipo elevadora utilizando la técnica de histéresis de tal forma que se emula una carga resistiva, el sistema de control se realiza a través de un microcontrolador que en base a las señales de retroalimentación genera la señal de conmutación de un transistor tipo MOSFET.

#### II.- Fundamento teórico.

Definiremos primeramente el concepto de potencia en un sistema con armónicas:

$$P_{promedio} = \sum_{n=1}^{\infty} V_n \text{rms} \cdot I_n \text{rms} \cdot \text{Cos} \varphi_n \quad (1)$$

Para este tipo de sistemas el factor de potencia esta definido por:

$$FP = \frac{V_1 rms \cdot I_1 rms \cdot \text{Cos} \phi_1}{V rms \cdot I rms} \quad (2)$$

sin la presencia de armónicas en la tensión, el FP se define por:

$$FP = \frac{I_1 rms}{I rms} \cdot \text{Cos} \phi_1 \quad (3)$$

De aquí podemos deducir que un sistema con componentes armónicas tendrá un bajo factor de potencia aún cuando el desfase entre la señal de voltaje y la corriente fundamental sea de 0°. La distorsión total de armónicas de corriente se puede calcular mediante la expresión:

$$THD = \frac{(I_2 rms^2 + I_3 rms^2 + \dots + I_n rms^2)^{\frac{1}{2}}}{I_1 rms} \cdot 100 = \frac{\sqrt{I rms^2 - I_1 rms^2}}{I_1 rms} \quad (4)$$

Analizaremos ahora el problema de la distorsión en un rectificador simple como el que se muestra en la figura 2, se puede apreciar su gran sencillez en el diseño por lo que resulta bastante económico además de tener una alta eficiencia. Sin embargo, tiene una característica importante para el estudio de la electrónica de potencia, la corriente demandada no es senoidal lo cual origina un alto contenido de armónicas y de ruidos en la línea que provoca serias complicaciones en el sistema de suministro de energía. Valoraremos ahora los parámetros del factor de potencia (FP) y la distorsión total de armónicas (THD). Haciendo uso del simulador PSPICE graficamos el voltaje de entrada, el voltaje de salida, la corriente en el capacitor y la corriente de la línea la cual puede apreciarse claramente que es de naturaleza no lineal ante la tensión senoidal (ver figura 3).

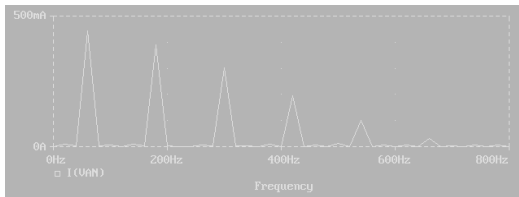


Fig. 4 Forma del espectro en frecuencia de la corriente en la línea.

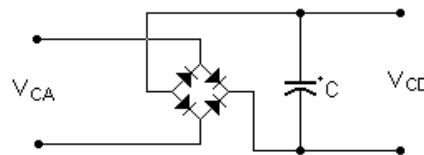


Fig. 2 Puente rectificador con filtro capacitivo

La figura 4 muestra gráficamente las magnitudes que alcanzan las armónicas más importantes de la corriente en la línea (se puede observar que son frecuencias impares), calculando a partir de estas magnitudes se puede obtener que la distorsión armónica total es de 122%.

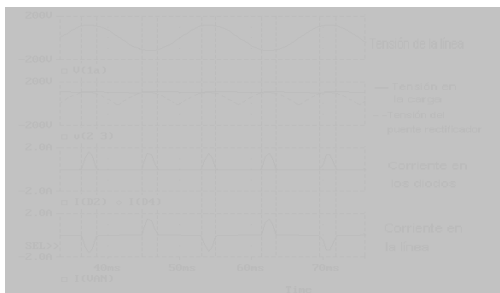
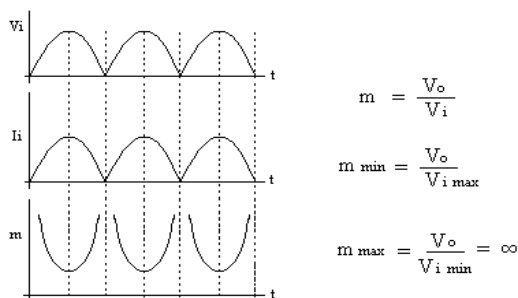


Fig. 3 Formas de onda características del puen rectificador con filtro capacitivo



El desplazamiento para la fundamental es  $\cos \theta_1 = 1$ . Calculando el Factor de potencia de la ec. 3:

$$FP = \frac{0.30915}{0.489} = 0.6322$$

Con este estudio, se demuestra el bajo rendimiento del convertidor CA/CD dado su alto THD que origina un bajo FP. Los parámetros obtenidos en el estudio anterior provocan el incumplimiento de normas internacionales (IEC-1000-3, IEEE 519) respecto a la contaminación de armónicas en los sistemas de suministro para voltajes hasta 480V y de potencias superiores a los 500W (ver referencia [2]). Por tal motivo se ve la necesidad de provocar cambios en las tendencias de diseño de los sistemas de alimentación.

Estos cambios implican que el sistema sea capaz de regular tanto la tensión de salida, como su THD y FP tal que cumpla con los estándares internacionales. Para tal fin, el sistema debe de comportarse como si alimentara una carga resistiva; es decir, el convertidor debe “emular a una resistencia”.

Un sistema emulador de resistencia debe ser capaz de hacer circular una corriente de la misma naturaleza que la tensión suministrada, además de entregar a la salida una tensión de CD regulada o prerregulada. El valor de la ganancia instantánea de tensión ( $m=V_o/V_i$ ) tiene dos puntos críticos a observarse:

- El primero es cuando la tensión de entrada alcanza el máximo valor y para el cual la ganancia  $m$  es mínima.
- El segundo cuando la tensión de entrada alcanza el mínimo valor en donde la ganancia  $m$  es infinita.

Estas características se pueden observar en la figura 5 en donde muestra los requerimientos de una fuente de CA/CD con corrección del FP; por lo tanto, la topología que se utilizará, será de naturaleza elevadora para poder cumplir con la ganancia infinita.

Para lograr la ganancia infinita en los instantes en que la tensión de entrada se reduce a cero, se requiere de una configuración activa basada en la conexión de un convertidor CD/CD elevador entre el puente rectificador de la entrada y el filtro de salida (ver figura 6). Este convertidor debe de tener además la característica de conducción continua para exigir la corriente instantánea de modo que tenga una naturaleza semejante a la tensión senoidal de entrada. Este circuito que cumpla con estas características es nombrado “emulador de resistencia”.

**EL CONVERTIDOR DE CD/CD COMO PFC**

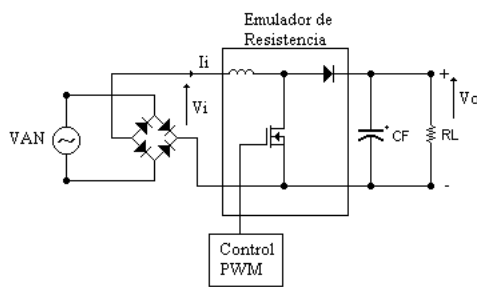


Fig. 7 Convertidor elevador como corrector del FP

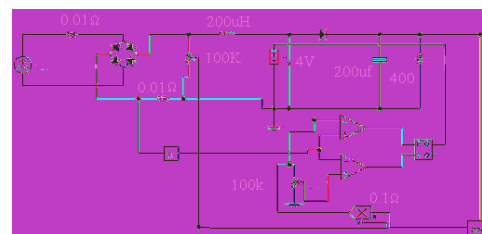


Fig. 9 Lazos de retroalimentación

Para tal fin, se partirá de la topología del convertidor elevador (Boost) la cual es una alternativa para medianas potencias [2]. Un circuito que combina un puente rectificador con un convertidor elevador se muestra en la figura 7, en donde la corriente de entrada del convertidor es forzada a seguir la forma de onda de la tensión rectificada a la salida del puente, logrando con esto la puesta en fase de la corriente de la línea con la tensión.

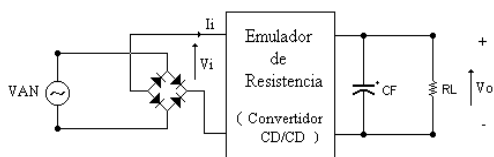


Fig. 6 Configuración del convertidor CA/CD con CFP

El control del convertidor se logra utilizando PWM mediante diversas técnicas. Una de ellas es conocida por la técnica de histéresis bang-bang BBH [1] la cual consta en producir una ventana de histéresis en donde se comparará la corriente instantánea de la entrada del convertidor con la banda inferior y superior. Si la corriente de entrada esta por debajo de la banda superior, el transistor del convertidor estará en saturación (on), cuando la corriente llega a alcanzar a la banda superior el transistor cambia a corte (off); el transistor volverá a cambiar a saturación hasta que la corriente

llegue a la banda inferior. Esta técnica de PWM se muestra en la figura 8.

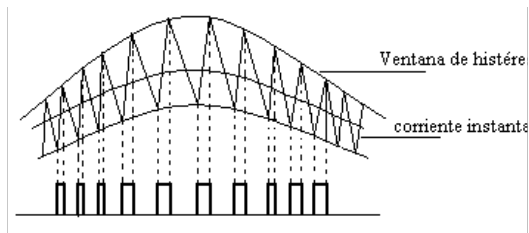


Fig. 8 Generación de PWM por ventana de histéresis para el control en la compuerta

Esta técnica de PWM necesita por lo menos de dos lazos de realimentación en el que el primero es un lazo de corriente cuyo valor está determinado por una referencia de corriente senoidal rectificada la cual se obtiene de multiplicar la tensión senoidal rectificada por el segundo lazo de retroalimentación que es el error entre la tensión de referencia y la de salida. Este segundo lazo asegura que la corriente de entrada tenga el valor suficiente para exigir una tensión regulada  $V_o$  definida por la referencia (ver figura 9).

### III DISEÑO DEL CONVERTIDOR

Al utilizar un control digital, se tomó la decisión de realizar el control por corriente pico, en donde el lazo de control obliga a que el valor de pico de la corriente por la entrada en cada ciclo de la conmutación siga la referencia senoidal rectificada. En la figura 10 se pueden apreciar ambas magnitudes, siendo la frecuencia de conmutación baja pero fija.

Para poder generar la banda de corriente de referencia, se multiplica el error por la tensión de entrada para generar un lazo de retroalimentación, tal como se mostró en la figura 9. Como el diseño de control se implementa de manera digital, debe tomarse en cuenta el procesamiento de los datos digitales dentro del microcontrolador.

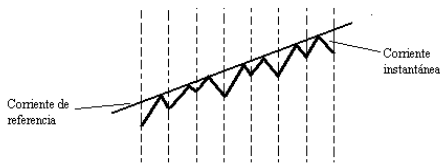


Fig. 10 Control por corriente de pico.

Considerando por ejemplo los siguientes datos analógicos de voltajes en la etapa de adquisición de datos:

$$V_{in} = 4V ; V_{out} = 1.5V ; I_{in} = 3V$$

La referencia se fija a 2.5V de tal manera que para este instante, la corriente de referencia se obtiene por lo siguiente:

$$\text{Error} = \text{Referencia} - V_{out} = 2.5V - 1.5V = 1V$$

$$\text{Banda de referencia} = \text{Error} \times V_{in} = 1 \times 4 = 4V$$

La corriente representa el 75% de la referencia como la corriente está por debajo de la referencia, el interruptor de potencia debe encenderse para que la corriente se incremente tal y como se muestra en la figura 10.

Este mismo aspecto debe considerarse al digitalizar y procesar los datos. Utilizando un ADC de 8 bits tenemos:

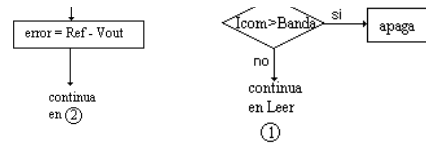


Fig. 11 Diagrama de flujo del programa

$$\text{Resolución} = \frac{5V}{256\text{bits}} = 19.53\text{mVolts/bit}$$

Valores digitalizados:

$$V_{in} = V_{in}(256/5) = 4(256/5) = D' 205'$$

$$V_{out} = V_{out}(256/5) = 1.5(256/5) = D' 77'$$

$$I_{in} = I_{in}(256/5) = 3(256/5) = D' 154'$$

$$\text{Ref.} = \text{Ref}(256/5) = 2.5(256/5) = D' 128'$$

$$\text{Error} = 128 - 77 = D' 51'$$

$$\text{Banda de ref.} = \text{Error} \cdot V_{in} = 51 \times 205 = D' 10,455'$$

La relación que guarda la banda digital contra la analógica es la siguiente:

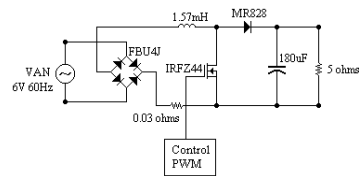


Fig. 12 Circuito de potencia construido

$$\text{Error} = V_{out}(256/5) - \text{Ref}(256/5)$$

$$\text{Error} = \frac{256}{5}(V_{out} - \text{Ref})$$

$$\text{Banda} = V_{in} \left( \frac{256}{5} \right) \left( \frac{256}{5} \right) (V_{out} - \text{Ref})$$

$$\text{Banda} = \left( \frac{256}{5} \right)^2 V_{in} (V_{out} - \text{Ref})$$

Banda digital = 2621x Banda analógica.

Banda digital = 2621x 4 = 10,484

Por lo que el valor leído de la corriente debe amplificarse por el factor K, este se obtiene como sigue:

$$K = \frac{0.75 \cdot \text{Banda}}{I_{in}} = \frac{0.75 \cdot 10455}{154} = 50$$

El cual se considera en el algoritmo con la finalidad de tener las mismas relaciones entre datos analógicos y digitales para las medidas de comparación y determinación de la activación y apagado del transistor.

El algoritmo de control se muestra en el diagrama a bloques de la figura 11. Podemos ver la secuencia lógica para lectura de variables, calculo y control del transistor.

**IV Resultados.**

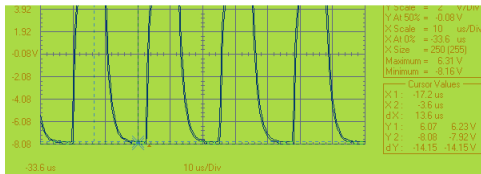


Fig. 14 Señal de control del mosfet para una frecuencia de 44Khz

El circuito de potencia implementado en la práctica se muestra en la figura 12 en el cual se tienen mejoras del f.p.

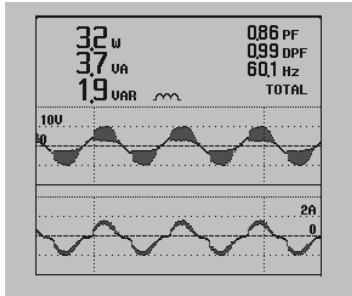


Fig.15 Formas de onda del voltaje y corriente a la entrada

El control del disparo para el mosfet se muestra en el esquema de la figura 13.

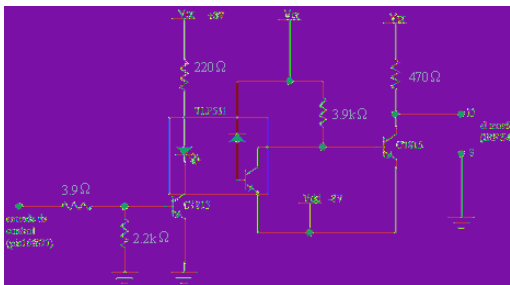


Fig. 13 Circuito de disparo del MOSFET

La figura 14 muestra la señal de compuerta aplicada al mosfet resultado de salida del circuito de disparo. La figura 15 muestra la señal de salida de corriente de línea y voltaje de línea donde se observa una señal semejante a la senoidal. En donde la corriente de entrada se ha forzado a seguir a la senoide. En esta figura se indican las lecturas de potencia activa (3.2W), potencia reactiva (1.9Var), potencia aparente (3.7VA) y factor de potencia (0.86).

La figura 17 muestra el rizado con una conmutación aproximada de 80 Hz.

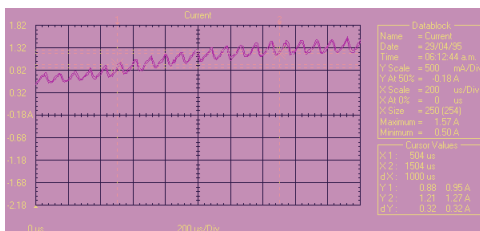


Fig. 17 Acercamiento de la señal de corriente de entrada

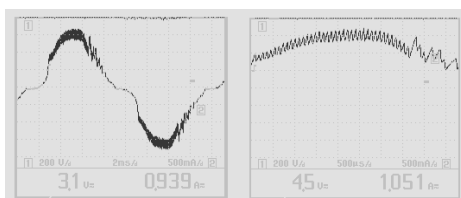


Fig. 16 Forma de onda de la corriente de entrada (acercamiento) (a) Un ciclo de la señal de corriente (b) Forma del rizado

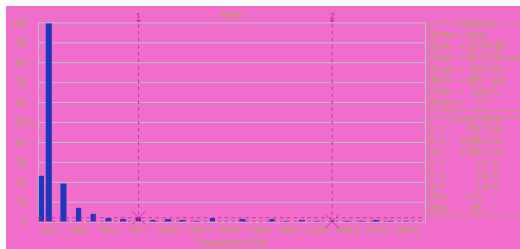


Fig. 18 Espectro en frecuencia de la señal de corriente de entrada.

## 7. CONCLUSIONES.

El análisis realizado en la simulación de la fuente convencional; es decir, aquella formada por el puente y filtro capacitivo nos da una idea de los inconvenientes de su utilización por los fenómenos que puede provocar la generación de armónicas y su bajo factor de potencia. Esta topología es ampliamente utilizada aún en las fuentes conmutadas puesto que parten de un bus de CD derivado del esquema mencionado.

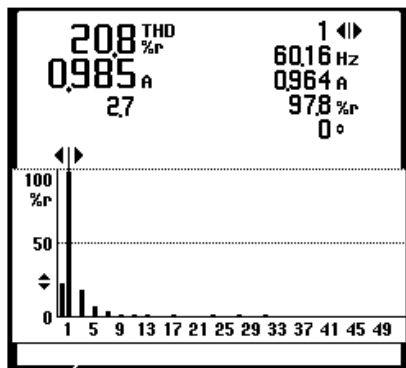


Fig 19 Análisis de armónicas y el parámetro THD de la corriente de entrada.

La simulación realizada para la topología propuesta para la C.F.P es una base para conocer las posibles mejoras que serán obtenidas en el circuito real y dado que los valores de los componentes de simulación no coinciden con el real, se obtiene una forma de onda con un rizado mayor y una frecuencia de conmutación baja.

La figura 19 indica un THD de 20.8 %. El contenido armónico aproximado de mayor contribución se aprecia la 3a con 15% y la 5a con 9%. La señal de corriente de la figura 16 muestra una cierta distorsión en los momentos del cruce por cero lo cual provoca que en cierta medida se tenga un THD diferente de cero. Entre los retos inmediatos esta el de mejorar la calidad de la señal en dichos puntos que repercutirán en la mejora del THD y el FP además de lograr aumento en la potencia de la salida logrando que se alimente con 120VCA, 60Hz y lograr un bus de CD hasta 400V para una potencia de 750VA.

Se puede decir que los resultados obtenidos se valoran en un 100% puesto que se ha recabado información de la teoría de los esquemas de control y potencia del área a tratar, estudios en simulación, diseño electrónico de control y potencia pruebas de campo y se ha cumplido el objetivo principal, el de proponer un esquema de control digital para mejorar el factor de potencia de la topología tradicional de puente rectificador y capacitor de filtro donde típicamente su factor de potencia es de 0.26 y THD superior a 100% al de una topología elevadora cuya operación depende de la activación de un transistor accionado por un programa y cuyos resultados mejoran el factor de potencia hasta 0.86 y un THD de 20.8%, lo cual es una mejora importante.

## BIBLIOGRAFIA:

1. Muhammad H. Rashid (1995), Electrónica de Potencia circuitos, dispositivos y aplicaciones, Prentice-Hall, México.
2. Jaime Arau, Roffiel (1997),Apuntes de curso tutorial Corrección del F.P. utilizando sistemas de alimentación



conmutados, Torreón Coahuila, México.

3. Memoria de conferencias expuestas en la VI Reunión Nacional de Investigación en el Area Eléctrica (1991), Torreón Coahuila, México
4. Hwei P. Hsu (1986), Análisis de Fourier, SITESA, México.
5. Cyril W Lander (1987), Power Electronics, Mc Graw-Hill, Great Britain.
6. Dewan, Slemon, Straughen (1984), Power semiconductor drives, Wiley-Interscience, USA.