

AMPLIFICADOR OPERACIONAL DE TRANSCONDUCTANCIA CON ALTO RANGO MODO COMÚN Y BAJO CONSUMO DE POTENCIA

(OTA a wide common mode low power)

Héctor Iván Gómez Ortiz¹, Francisco Angarita Cediel¹, Carlos Andrés Neira Triana¹.

¹Ingeniería Electrónica, Unisangil, (San Gil- Santander, Colombia). hector.gomez@correo.uis.edu.co

franciscoangarita@unisangil.edu.co, carlosneira@unisangil.edu.co

Fundación universitaria de San Gil Unisangil.

(Recibido abril 23 de 2015 y aceptado junio 13 de 2016)

Resumen

En este artículo se presenta el diseño de un amplificador operacional de transconductancia OTA, operando en la región para bajo consumo de potencia en sub-umbral. Donde se realizaron simulaciones con las herramientas del programa SYNOPSIS para la tecnología de 180nm. El amplificador diferencial es alimentado con un VDD de 600mV, y tiene una capacitancia de carga de 15pF. El amplificador tiene una ganancia de 60,08dB con una frecuencia de ganancia unitaria de 21.7kHz, y margen de fase de más de 50 grados. Alcanzando una amplia operación en modo común por el uso de pares diferenciales de entrada complementarios (NMOS y PMOS) que muestra un rango de operación de 500mV.

Palabras clave: Bajo consumo de potencia, circuitos en sub-umbral, región de operación.

Abstract

This paper presents the design of an operational transconductance amplifier OTA operating in sub-threshold region for low power consumption. Simulations were performed in SYNOPSIS tools program for a 180nm technology. The differential amplifier is supplied with a VDD of 600mV, and has a load capacitance of 15pF. Amplifier gain is 60.08dB with unity-gain frequency of 21.7kHz, and a phase margin greater than 50degrees. Wide common mode operation is achieved by using complementary input differential pairs (NMOS and PMOS) showing a range of operation of 500mV.

Key words: Low power, circuit sub-threshold, operation region.

1. INTRODUCCIÓN

En la actualidad se puede apreciar la tendencia a diseñar equipos electrónicos portátiles que operen a bajas tensiones de alimentación. Debido a lo anterior surge la necesidad de trabajar en el diseño de circuitos microelectrónicos y utilizar técnicas de bajo consumo de potencia con el fin de garantizar una mayor duración de las baterías. Una aplicación de circuitos de bajo consumo de potencia, es el sistema portátil de adquisición de señales de sensores de presión para el calzado, en un dispositivo de rehabilitación para la locomoción humana. Uno de los dispositivos más importantes en los sistemas de adquisición de señales, es el amplificador

operacional, quien es el encargado de amplificar la información de los sensores, para una posterior entrega a la etapa de procesamiento.

En la literatura se puede encontrar múltiples investigaciones acerca de amplificadores operacionales, pero de estas muy pocas han sido trabajadas en la región de sub-umbral y cuyas publicaciones no son las más recientes.

Una de las limitantes cuando se diseñan circuitos que trabajen con un bajo voltaje de alimentación, es el pequeño rango de entrada en modo común; una técnica utilizada para mejorar esto, consiste en colocar pares

Cómo citar este artículo:

Gómez-Ortiz, H.I., Angarita-Cediel, F., & Neira-Triana, C.A. (2016). Amplificador operacional de transconductancia con alto rango modo común y bajo consumo de potencia. Revista Ingeniería Investigación y Desarrollo, 16 (2), pp. 78-83

diferenciales de entrada complementarios en paralelo (Baker, 2010), como el utilizado para este diseño.

Cuando se trabaja con circuitos alimentados a baja tensión, la principal limitante es que la reducción del voltaje de umbral V_T , se limita al nivel de ruido (Wang, Chandrakasan & Kosonocky, 2002). Para el diseño de circuitos de bajo consumo de potencia se cuenta con diversas técnicas, de las cuales una de las más utilizadas es la técnica en sub-umbral (Chandrakasan, Verma & Daly, 2008).

Los circuitos para aplicaciones biomédicas se busca sean portátiles, esto con el fin de generar confianza a la hora de tomar los datos (Chandrakasan et al., 2008). En este trabajo se muestra el diseño de un amplificador operacional de transconductancia OTA, de bajo voltaje de alimentación y alto rango en modo común; donde se da una alternativa de diseño de amplificadores operacionales para sistemas portátiles.

Este documento se organiza de la siguiente manera: en la sección 2 se hace una ilustración, de la operación de circuitos en sub-umbral; luego en la sección 3 se muestra la topología del amplificador operacional implementado; en la sección 4 se presentan los resultados de las simulaciones del circuito, y finalmente en la sección 5 se presentan algunas conclusiones del proceso de diseño.

2. OPERACIÓN DE CIRCUITOS EN SUB-UMBRAL

Para aplicaciones portátiles, la reducción de consumo de potencia es más importante que un alto rendimiento del sistema. Por lo tanto, circuitos para sistemas portátiles necesitan la técnica de bajo consumo en sub-umbral para minimizar la energía de operación. El diseño de circuitos en sub-umbral implica que el suministro de tensión este por debajo de la tensión de umbral, para obtener ahorros de energía cuando la velocidad no es la principal limitación, donde las capacitancias de carga, se cargan y descargan debido a las corrientes de fuga. Las corrientes de fuga son de magnitud inferiores en la región de inversión fuerte, por lo que hay un límite significativo en el rendimiento máximo en los circuitos de sub-umbral (Shi and Nang, 2013).

La operación de transistores en Sub-umbral se basa en corrientes de fuga que dependen exponencialmente de

V_T ; los dispositivos pequeños son teóricamente óptimos para minimizar la energía en sub-umbral. Sin embargo, los dispositivos de tamaño reducido aumentan la sensibilidad a la Variación V_T ya que $3/4V_T$ es aproximadamente proporcional a $(WL)^{-1/2}$ donde (L) es la longitud del canal y (W) es el ancho de puerta (Joyce and Chandrakasan, 2006). Por lo tanto, la variabilidad se debe tener en cuenta a la hora de analizar el funcionamiento, para establecer el consumo mínimo de potencia. La polarización del cuerpo es una opción para mitigar la variación en sub-umbral.

2.1 Modelado para la operación en sub-umbral

Según el estudio realizado por (Chandrakasan et al. 2008), cuando el voltaje de drenador en un MOSFET es superior a la tensión de umbral, la corriente de drenador en la región sub-umbral está dada por 1.

$$I_{DS} = \frac{K'w}{L} [(V_{gs} - V_t - \frac{V_{DS}}{2})V_{DS}] \quad (1)$$

La corriente de drenador (I_{DS}) se supone que es cero para $V_{GS} < V_T$ y distinto de cero para $V_{GS} > V_T$. En un dispositivo físico, no se produce un cambio tan abrupto, ya que I_{DS} es mucho más pequeño para $V_{GS} < V_T$ que para $V_{GS} > V_T$, y se atribuye a la difusión en la región ($V_{GS} < V_T$, conocida como la región sub-umbral). En la región sub-umbral, los MOSFETs tienen tensiones de saturación bajas ($\approx 100mV$). En sub-umbral el Mosfet se asemeja a un transistor bipolar por su transconductancia.

Una expresión comúnmente utilizada para la corriente de sub-umbral expuesta por Chandrakasan y Calhoun (2004) y esta descrita en 2 y 3

$$I_{sub} = I_o e^{\frac{V_{gs} - V_t}{nV_{th}}} \quad (2)$$

Donde I_o esta dada por (3)

$$I_o = \mu_o C_{ox} \frac{W}{L} (n - 1) V_{th}^2 \quad (3)$$

Donde n es el factor de oscilación sub-umbral, V_{th} es el voltaje térmico, I_o es la corriente de drenador cuando $V_{gs} = V_t$. La corriente nominal escala linealmente con W/L , mientras que la desviación estándar de la distribución V_t reduce con (WL) .

La corriente en sub-umbral puede ser modelada como una variable logarítmica aleatoria, para la propiedad logarítmica de distribución. La variabilidad de corriente activa es otra métrica de interés, ya que se relaciona directamente la variación y el retardo de propagación. Con la suposición común de V_T . La corriente de sub-umbral puede ser modelada como una variable aleatoria normal. La variabilidad disminuye con anchos más grandes (Chandrakasan & Calhoun, 2004).

2.2 Limitaciones de los circuitos en sub-umbral

Existen limitaciones de los dispositivos que operan en la región sub-umbral. En primer lugar, la respuesta de frecuencia de los dispositivos es baja. En segundo lugar, la linealidad es bastante pobre para $V_{DS} < 3V_{T_{her}}$ donde ($V_{ther} = k_T / q$). Esto hace que el diseño de circuitos a bajas tensiones de alimentación sea bastante complicado (Joyce and Chandrakasan, 2006).

3. TOPOLOGIA AMPLIFICADOR OPERACIONAL DE TRANSCONDUCTANCIA.

Una de las limitantes a la hora de diseñar amplificadores operacionales que trabajen con un bajo voltaje de alimentación, es el bajo rango de entrada en modo común; una técnica utilizada para mejorar esto, consiste en colocar pares diferenciales complementarios en paralelo, como se muestra en la figura 1. Cuando el componente en DC de la señal de entrada, es tal que los dos pares diferenciales estén encendidos y el componente en AC es más pequeño con respecto del DC. La ganancia de voltaje en pequeña señal según (Baker, 2010), asumiendo $g_{m1} = g_{m2}$ y $g_{m9} = g_{m10}$, está dada por 4.

$$A_v = (g_{m1} + g_{m9})[r_{o7}(2I)/r_{o5}(2I)] \quad (4)$$

Si el par diferencial P esta encendido y el par diferencial N está apagado. Entonces una corriente que circula en M4 y M12 es (I) y la corriente que fluye por M1, M2, M3, y M6 es cero. Para este caso la ganancia de voltaje en pequeña señal descrito por (Baker, 2010) es 5.

$$A_v = g_{m1}[r_{o7}(I)/r_{o5}(I)] = \frac{\sqrt{2\beta_1 I}}{I(\lambda_7 + \lambda_5)} \quad (5)$$

La ganancia de pequeña señal cuando el amplificador diferencial P-canal está apagado y el amplificador di-

ferencial N-canal esta encendido está dada por (Baker, 2010) en 6.

$$A_v = g_{m1}[r_{o7}(I)/r_{o5}(I)] = \frac{\sqrt{2\beta_1 I}}{I(\lambda_7 + \lambda_5)} \quad (6)$$

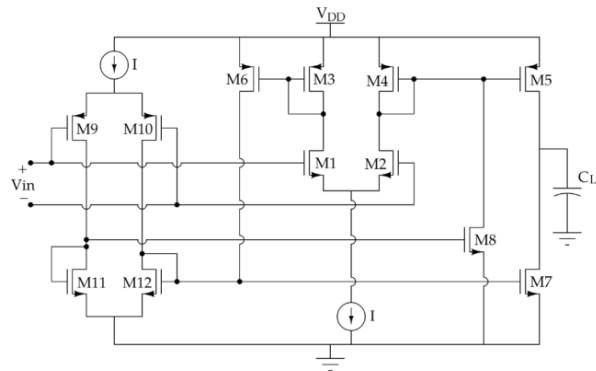


Figura 1. Esquemático amplificador wide swing.

En la figura 1 se muestra el esquema del amplificador wide swing, el cual consta de dos par diferencial de entrada, uno tipo P y otro tipo N; el par diferencial conformado por M1 y M2 está conectado a la fuente de corriente (I), las dimensiones de los transistores deben ser exactamente iguales. La función de esta parte del circuito es generar una diferencia de corriente, entre los transistores M1 y M2, en respuesta a la diferencia de las tensiones de entrada. La relación entre la corriente de salida y tensión de entrada es conocida como transconductancia cuyas unidades son Siemens ($S = A/V$).

También cuenta con cuatro espejos de corriente, dos tipo P y dos tipo N. La función de los espejos de corriente, es generar una corriente en el transistor de salida (M8) aproximadamente igual a la corriente que pasa por el transistor de entrada (M11), para esto las dimensiones de ambos transistores deben ser iguales. El transistor de entrada (M11) está conectado como diodo, donde la compuerta está conectada al drenador. Este tipo de conexión garantiza que, si la corriente de entrada es mayor que 0, el transistor queda polarizado en saturación.

Las corrientes de entrada y salida no son precisamente iguales; esto se debe al efecto de modulación de canal ya que la diferencia entre las tensiones drenador-surtidor de ambos transistores provoca una diferencia entre las corrientes y también se debe al des-emparejamien-

to o *mismatch*, debido que existe una diferencia entre parámetros como V_t y K_p de ambos transistores lo cual también provoca una diferencia entre las corrientes (Baker, 2010).

4. RESULTADOS

El amplificador fue diseñado utilizando la tecnología de 180nm. El circuito es polarizado en la región de sub-umbral, alimentado con un VDD de 600mV y tiene capacitancia de carga de 15pF. El amplificador es simulado en el programa SYNOPSIS, donde presenta una ganancia de 60.08dB, ancho de banda de 29.5Hz, frecuencia de ganancia unitaria de 21.7kHz.

4.1 Ganancia, ancho de banda, frecuencia de ganancia unitaria

La ganancia diferencial de un amplificador, es definida como la magnitud del voltaje de salida sobre la diferencia del voltaje de las fuentes de entrada. El ancho de banda de un amplificador, está dada como la longitud en frecuencia en la que se concentra la mayor potencia de la señal. La frecuencia de ganancia unitaria hace referencia a la frecuencia cuando la ganancia del amplificador es 0dB. En la figura 2 se puede apreciar las características mencionadas anteriormente.

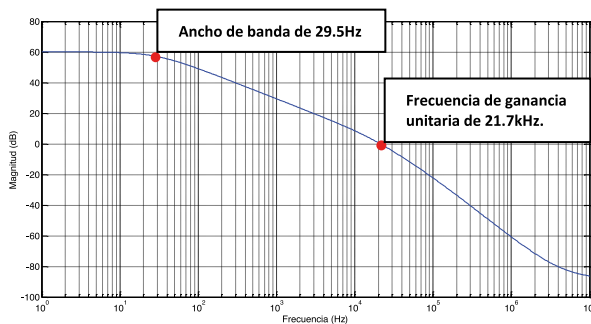


Figura 2. Respuesta en AC

El ancho de banda logrado es muy pequeño, esto se debe a la capacitancia de compensación utilizada para estabilizar el circuito. Sin embargo el amplificador cumple con el ancho de banda en un sistema de adquisición señales de sensores de pie, ya que la frecuencia de marcha es de 15Hz. La fase lograda es de 51 Grados. El margen de fase esta descrito por la fase en grados cuando la ganancia es 0dB, el margen de fase permite determinar

el grado de estabilidad de un sistema. La grafica de fase del circuito se puede apreciar en la figura 3.

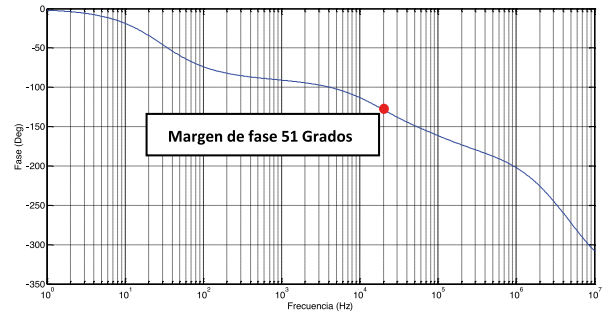


Figura 3. Margen de fase

El diseño muestra amplio rango de entrada en modo común, lo cual representa que la salida en DC no se ve afectada ante variaciones en la entrada en DC tal y como se muestra en la figura 4. Lo anterior mencionado es bueno para un sistema de adquisición de señales, ya que de esta forma se puede aprovechar al máximo la señal que proviene de los sensores de presión.

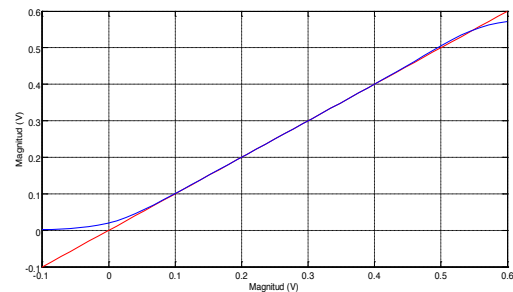


Figura 4. Respuesta modo común

El circuito diseñado tiene un consumo de potencia de 120.1nW, lo cual es muy bueno para un sistema portátil. Las especificaciones logradas se presentan en la tabla 1.

Tabla 1. Especificaciones del diseño.

Proceso	Este Trabajo
A_v (dB)	60.08
BW (Hz)	29.5
GBW (KHz)	21.7
Potencia (nW)	120.1

En la validación del diseño por medio de simulaciones de variaciones de proceso de voltaje y temperatura

(PVT). Dio como resultado una muy pequeña variación en la ganancia del circuito, aproximadamente de 0.33%, tal y como se muestra en la figura 5. Esta robustés se debe a que el amplificador cuenta con dos pares diferenciales de entrada complementarios (PMOS y NMOS), que compensan las variaciones de corriente a la salida.

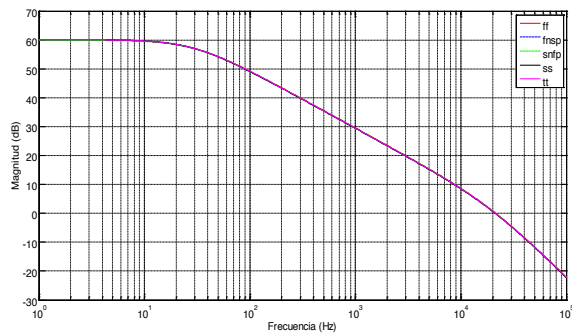


Figura 5. Simulaciones PVT

En la tabla 2 se comparan los resultados de las simulaciones de este trabajo, con los resultados de la investigación realizada por (Magnelli, Francesco, Felice, Gregorio, Giuseppe, 2013) Y (Tripurari & Vijaya, 2015).

La figura de mérito (FOM) de este trabajo es la utilizada por (Tripurari & Vijaya, 2015) y está dada por:

$$FOM = \text{Ganancia}[\text{dB}] \cdot \text{GBW}[\text{KHZ}] / V_{dd}[\text{V}] \cdot P_w[\text{nW}]$$

Tabla 2. Especificaciones de los trabajos.

Proceso	Este Trabajo	(Magnelli et al., 2013)	(Tripurari & Vijaya, 2015)
A_v (dB)	60.08	70	38
BW (Hz)	29.5	--	--
GBW (KHz)	21.7	18	50
Potencia (nW)	120.1	75	32
Tecnología (nm)	180	180	180
Margen de Fase (deg)	51	55	56.3
V_{DD} (V)	0.6	0.5	0.5
Respuesta modo común	500	350	--
FOM	18.09	33.6	120.1

5. CONCLUSIONES

La técnica de diseño para bajo consumo de potencia en sub umbral, es una técnica de alta ganancia que permite bajas tensiones de alimentación, pero tiene compromiso debido a la relación ancho de banda y estabilidad, ya que si se tiene un alto ancho de banda, el circuito se vuelve inestable. Para darle estabilidad al circuito se debe aumentar la capacitancia de compensación, pero esta disminuye el ancho de banda.

El amplificador diseñado, tiene un ancho de banda pequeño lo cual limita a ser utilizado en aplicaciones de baja frecuencia, como en sistemas de adquisición plantares. En las simulaciones se puede apreciar que tiene buena respuesta en modo común, y a variaciones de procesos de temperatura y voltaje PVT.

6. REFERENCIAS

- Wang, A; Chandrakasan, A; HYPERLINK "<http://ieeexplore.ieee.org/search/searchresult.jsp?searchWithin=%22Authors%22:QT.S.%20V.%20Kosonocky.QT.&newsearch=true>" Kosonocky, S (2002, 4 April), "Optimal Supply and Threshold Scaling for Sub-threshold CMOS Circuits" [conference], *IEEE Computer Society Annual Symposium*, Washington.
- Chandrakasan, A; Verma, N and Daly, D (August 2008). "Ultralow-Power Electronics for Biomedical Applications". *Annual Review of Biomedical Engineering*, Vol. 10 (1), pp. 247-274. DOI: <http://dx.doi.org/10.1146/annurev.bioeng.10.061807.160547>
- Baker, R. (2010). *CMOS circuit desing, layout, and simulation*. New Jersey: IEEE press. DOI: <http://dx.doi.org/10.1002/9780470891179>
- Chandrakasan, A. & Calhoun. QT. (2004, 11 August). Characterizing and modeling minimum energy operation for sub - threshold circuit. [Conference]. *Low Power Electronics and Design*, Newport Beach. "<http://ieeexplore.ieee.org/search/searchresult.jsp?searchWithin=%22Authors%22:QT.B.%20H.%20>

Joyce K. and Chandrakasan, A (2006,4-6 October). Variation-Driven Device Sizing for Minimum Energy Subthreshold circuits [conference]. *Low Power Electronics and Design*, Tegernsee.

Magnelli, L., Francesco, A., Felice, C., Gregorio, C., Giuseppe, L. (2013, January.). Design of a 75-nW, 0.5-V subthreshold complementary metal-oxide-semiconductor operational amplifier. *International Journal of Circuit Theory and Applications*, Vol. 42 (9), pp. 967-977. DOI: <http://dx.doi.org/10.1002/cta.1898>

Shi, B and Nang L. (2013, 3-5 June). A 116-dB CMOS Op Amp with Repetitive Gain Boosting and Subthreshold Operation [conference]. HYPERLINK "<http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=6613640>" *Electron Devices and Solid-State Circuits*, Hong Kong.

Tripurari, S., & Vijaya, B. (19-20 February, 2015). Ultra Low-power Bulk and Gate-driven, Class AB, Sub-threshold Transconductor [conference]. 2nd International Conference HYPERLINK "<http://ieeexplore.ieee.org/xpl/mostRecentIssue.jsp?punumber=7063673>" *Signal Processing and Integrated Networks*. IEEE, Noida, Delhi - NCR, India.