

Tipo de artículo: Artículo original

Computación paralela y computadoras de placa única para aplicaciones de radar

Parallel computing and single board computers for radar applications

Alian Ernesto Matos Rodríguez^{1*} , <https://orcid.org/0000-0001-7333-7411>

Leandro Zambrano Méndez² , <https://orcid.org/0000-0002-8243-2813>

Roberto Sepúlveda Lima³ , <https://orcid.org/0000-0002-9451-6395>

Humberto Díaz Pando² , <https://orcid.org/0000-0003-1591-8781>

¹ Centro de Investigación y Desarrollo Naval. Calle Estrada Palma No., La Habana, Cuba. Correo electrónico: aematos@nauta.cu

² Universidad Tecnológica de La Habana “José Antonio Echeverría”, CUJAE. Calle 114 No. 11901, Marianao, La Habana, Cuba. Correo electrónico: {lzambrano,hdiazp}@ceis.cujae.edu.cu

³ Ministerio de Educación Superior de la República de Cuba. Calle 23 No. 565, Vedado, La Habana, Cuba. Correo electrónico: sepulveda@mes.gob.cu

* Autor para correspondencia: aematos@nauta.cu

Resumen

Los radares son dispositivos dedicados comúnmente a la detección y rastreo de objetivos próximos en ambientes marítimos, terrestres y aéreos. El procesamiento y la visualización de sus datos son operaciones computacionalmente muy exigentes. En el pasado, se requería hardware altamente especializado para realizar dichas operaciones, las cuales en la actualidad se realizan mediante computadoras personales. Dichas soluciones disminuyen los costos en comparación con los equipos antiguos, pero la rentabilidad económica es menor teniendo en consideración otras tecnologías como las Computadoras de Placa Única (SBC). La principal contribución de este trabajo es el empleo de las SBC y la computación paralela para el procesamiento y visualización de los datos en los sistemas de radar, lo que posibilitó hacer un uso eficiente de los recursos de cómputo y aumento de la rentabilidad económica en comparación con las computadoras personales.

Palabras clave: Radar; computadoras de placa única; computación paralela

Abstract

Radars are devices commonly dedicated to the detection and tracking of nearby targets in maritime, terrestrial and air environments. Processing and visualizing your data are very demanding computational operations. In the past, highly specialized hardware was required to perform such operations, which today are performed using personal computers. These solutions lower costs compared to old equipment, but the economic profitability is lower considering other technologies such as Single Board Computers. The main contribution of this work is the use of SBCs and parallel computing for data processing and visualization in radar systems, which made it possible to make efficient use of computing resources and increased economic profitability compared to with personal computers.

Keywords: Radar; Single Board Computers; parallel computing

Recibido: 20/11/2021

Aceptado: 31/12/2021

En línea: 01/01/2023



Esta obra está bajo una licencia *Creative Commons* de tipo **Atribución 4.0 Internacional**
(CC BY 4.0)

Introducción

El Radar es un acrónimo derivado de las palabras *Radio Detection and Ranging*, son dispositivos dedicados comúnmente a la detección y rastreo de objetivos próximos en ambientes terrestres, marítimos y aéreos (William and James, 2014). Estos funcionan irradiando energía electromagnética y detectando el eco devuelto por los objetos reflectantes. Desde su surgimiento hasta la actualidad, los sistemas de radar se han expandido tanto en capacidad como en aplicabilidad, y dentro de sus aplicaciones se incluyen la observación de la situación meteorológica, la seguridad de los barcos, la exploración espacial, control de tráfico aéreo y con fines de defensa, tanto naval, aéreo como marítimo en el área militar (Bhatta and Priya, 2017).

El procesamiento y la visualización de datos de radar son operaciones computacionalmente muy exigentes. En el pasado, se requería hardware altamente especializado para realizar estas operaciones en tiempo real. El resultado de esto fue que los equipos de procesamiento y visualización de datos de radar tenían altos costos de desarrollo y mantenimiento, eran grande en tamaño y difícil de modificar (Jevtić and Stamatović, 2009).

Los últimos avances en los sistemas de radar, son consecuencia de los adelantos en el mundo de las computadoras y la electrónica de alta velocidad. En la actualidad la capacidad de procesamiento de las computadoras personales (PC, siglas en inglés) ha ido significativamente en aumento (Jevtić and Stamatović, 2009). Debido a lo antes mencionado, disímiles autores en el transcurso de los años han abordado el procesamiento y visualización de datos de radar mediante computadoras personales (Jevtić and Stamatović, 2009, Manasa and Hemalatha, 2015, Pezhgorski and Lazarova, 2017, Ravindra et al., 2017, Syeda et al., 2017, Heriana et al., 2018, Miao et al., 2018), los cuales a pesar de que en sus propuestas disminuyeron considerablemente los costos en comparación a los equipos antiguos, la rentabilidad económica es menor en comparación a tecnologías de hardware modernas como las Computadoras de Placas Única (Single Board Computer, SBC).

La principal contribución de este trabajo es el empleo de las SBC y la computación paralela para el procesamiento y visualización de los datos en los sistemas de radar, lo que posibilitó hacer un uso eficiente de los recursos de cómputo y un aumento de la rentabilidad económica en comparación con las computadoras personales.

Materiales y métodos

La computación paralela es el uso simultáneo de múltiples recursos de cómputo para resolver un problema computacional (Diaz et al., 2012), permitiendo que se ejecuten varios procesos concurrentes (Aguilar and Leiss, 2004). Todas las computadoras modernas admiten el paralelismo en el hardware a través de al menos una función



paralela, incluidas instrucciones vectoriales, núcleos multiproceso, núcleos de múltiples procesadores, procesadores múltiples, motores gráficos y coprocesadores paralelos (McCool et al., 2012).

En los últimos años el uso extensivo del paralelismo ha estado ligado a varios hechos, dentro de los cuales se encuentra la necesidad de mayor potencia de cálculo, siendo capaz de solucionar problemas de alta complejidad y contribuyendo con la disminución del tiempo de ejecución de las aplicaciones (Aguilar and Leiss, 2004, Alfonso-Cantillo and Sánchez-Ansola, 2020, Rico, 2021).

Una de las tecnologías de software que permiten desarrollar aplicaciones paralelas es OpenMP, esta API ha sido ampliamente adoptada por la comunidad científica informática (Castillo Reyes et al., 2016). Es una API multiplataforma para la programación paralela de memoria compartida. Está diseñado para los lenguajes Fortran, C y C++. Está formado por un conjunto de directivas y funcionalidades que permiten el desarrollo de aplicaciones paralelas (Chandra et al., 2001, Diaz et al., 2012, McCool et al., 2012).

Computadoras de Placa Única

Los SBC son computadoras construidas en una sola placa de circuito, con microprocesador (es), memoria, periféricos de entrada / salida (E / S) y otras características requeridas de una computadora funcional. En la Figura 1 se muestra un diagrama de bloques con los principales componentes que la conforman (Alva Alarcón and Alcorta Santisteban, 2020).

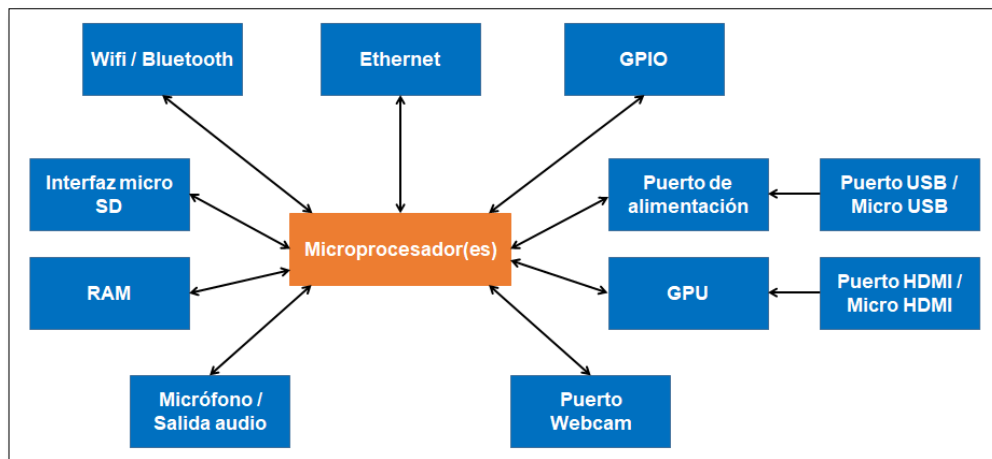


Figura 1. Diagrama de bloques de un SBC.

Todos los SBCs están provistos predominantemente de SoC (System on a chip, en lengua inglesa), que es la tendencia cada vez más frecuente de usar tecnologías de fabricación que integran todos o gran parte de los módulos



que componen una computadora o cualquier otro sistema informático o electrónico en un único circuito integrado o chip. Los SoCs son muy comunes en los dispositivos móviles, hardware integrado y los SBCs por su bajo consumo y versatilidad, incluyendo todo el hardware y el software necesario para su funcionamiento (Flynn and Luk, 2012, Pajankar, 2017). Las computadoras de placa única presentan una amplia gama de características que satisfacen los requisitos planteados por las aplicaciones modernas (Sagkriotis et al., 2019). Estos dispositivos son lo suficientemente potentes para ejecutar sistemas operativos convencionales (Johnston et al., 2018). Su uso ha aumentado de forma vertiginosa en los últimos años debido principalmente a su bajo costo, alto rendimiento, bajo consumo de potencia y fácil implementación (Wazir et al., 2020). Los bajos precios de los SBCs vienen dado a los avances en la electrónica y tecnologías de semiconductores, siendo esta una de las características más importantes de estos dispositivos (Pajankar, 2017).

Debido a los grandes niveles de integración y reducción de componentes y conectores, suelen ser más pequeñas, livianas, confiables y con un mejor manejo de la potencia eléctrica que las computadoras convencionales. A pesar de que los SBCs por lo general tienen menor potencia computacional que las computadoras de escritorio estándar, son adecuadas para determinadas aplicaciones en específico (Johnston et al., 2018, Sagkriotis et al., 2019, Wazir et al., 2020), tales como, depuración, pruebas, desarrollo de hardware y sistemas de automatización (Pajankar, 2017). En la Tabla 1 se observa una lista de diferencias entre las SBCs y las computadoras personales (Pajankar, 2017, Alva Alarcón and Alcorta Santisteban, 2020).

Tabla 1. Diferencias entre los SBCs y las computadoras personales.

Características	SBCs	Computadoras Personales
Modular	Si	No
SoC	Si	No
Factor de forma	Pequeño	Mediana o grande
Portable	Si	En su mayoría no es portable o semi-portable
Consumo de energía	Relativamente bajo	Alto
Potencia de cómputo	Por lo general menor que una computadora de escritorio	Elevada
Arquitectura	RISC	CISC
Precio	Bajo	Mayor que los SBCs
Aplicaciones	Generalmente enfocada para usos específicos	Gran cantidad de aplicaciones



Odroid-XU4

El Odroid-XU4 es un potente, versátil y económico ordenador de placa reducida (Roy and Bommakanti, 2017). Posee una arquitectura ARM provista de un SoC Samsung Exynos 5422 big.LITTLE de ocho núcleos (Ivković et al., 2016, Österberg, 2017, Roy and Bommakanti, 2017), compuesto por dos clúster de cuatro núcleos cada uno, el Big, formado por cuatro núcleos Cortex-A15 a 2GHz y el Little por cuatro núcleos Cortex-A7 a 1.4 GHz (Paul, 2019, Rondx, 2019). Este dispositivo cuenta con una avanzada GPU Malí, una conexión Ethernet a Gigabit, 2GB de RAM, utiliza la tecnología de estado sólido como medio de almacenamiento y su consumo de energía se encuentra entre 10 y 20 watt (Roy and Bommakanti, 2017). Algunos de los modernos sistemas operativos que se pueden ejecutar en el ODROID-XU4 son Ubuntu, Android, Fedora, Archlinux y Debian, con miles de paquetes de software de código abierto totalmente gratis. En la Figura 2 se muestra la apariencia de esta computadora de placa única.



Figura 2. SBC Odroid-XU4.

Odroid-XU4Q

El Odroid-XU4Q es una versión del Odroid-XU4 donde se reemplazó el ventilador de enfriamiento original por un disipador de calor pasivo, como se muestra en la Figura 3. Este cambio en el hardware según el tipo de aplicación donde se emplee el dispositivo puede ocasionar estrangulamiento térmico (Roy, 2017), si no se utiliza en gran medida los ocho núcleos, el enfriamiento pasivo no ocasiona niveles críticos en la temperatura, no siendo así si se necesitan todos los recursos de cómputo, donde puede disminuir el rendimiento de la aplicación entre un 10 y un 20 por ciento, por lo que si se necesita para la aplicación de todos los recursos computacionales se recomienda usar el Odroid-XU4 con el sistema de enfriamiento original (Roy, 2017).





Figura 3. SBC Odroid-XU4Q.

Odroid-N2

El Odroid-N2 es un ordenador de placa reducida de nueva generación. Cuenta con una arquitectura multi-núcleo asimétrica basada en ARM, donde integra núcleos con distintas características en un mismo chip. Cuenta con un GPU Mali-G52 y la CPU principal se basa en una arquitectura big.LITTLE, que integra un clúster de cuatro núcleos Cortex-A73 y otro clúster de dos núcleos Cortex-A53 (HardKernel, 2019). Los núcleos A73 funcionan a 1.8 GHz, mientras que los núcleos A53 a 1.7 GHz.

Existen variantes de 2 y de 4 GB de RAM DDR4, posee cuatro puertos USB 3.0, interfaz Ethernet a 1 Gbps, salida de video HDMI 2.0 y tarjeta de almacenamiento eMMC de 32 GB de capacidad (HardKernel, 2019). Cuenta con un disipador de calor con carcasa metálica que permite que sea una computadora robusta y que no genera ruido audible. Además, utiliza la tecnología de estado sólido como medio de almacenamiento y su consumo de energía máximo es de aproximadamente 25 watt. En la Figura 4 se muestra la apariencia de este dispositivo.



Figura 4. SBC Odroid-N2.



Raspberry Pi4 Modelo B

La Raspberry Pi 4 Modelo B es un producto de la popular gama de ordenadores Raspberry Pi. Este SBC ofrece aumentos revolucionarios en la velocidad del procesador, rendimiento de multimedia, memoria y conectividad en comparación con la generación anterior Raspberry Pi 3 Modelo B+, manteniendo la compatibilidad con las versiones anteriores y similar consumo de energía (RaspberryPi, 2021). Posee un procesador quad-core de 64 bit de alto rendimiento, soporte de pantalla dual a resoluciones de hasta 4K a través de un par de puertos micro-HDMI y hasta 8GB de memoria RAM. Además la LAN inalámbrica de doble banda y Bluetooth tienen certificación de conformidad modular, permitiendo se empleen en productos finales con pruebas de cumplimiento significativamente reducidas, mejorando tanto el costo como el tiempo de comercialización (RaspberryPi, 2021). La Figura 5 muestra el aspecto de esta computadora de placa única.



Figura 5. SBC Raspberry Pi4 Modelo B.

Resultados y discusión

Se realizó un experimento bajo el principio de repetición para minimizar el error experimental, donde se hicieron 10 ejecuciones a la versión secuencial y paralela del software para el procesamiento y visualización de datos de radar expuesto en el trabajo (Trujillo et al., 2020), con el objetivo de comprobar los tiempos de respuesta de los dispositivos de hardware, así como el comportamiento de los tiempos de ejecución del algoritmo con el empleo de computación paralela con respecto a su variante secuencial. Se ejecutaron bajo un escenario de experimentación con las mismas condiciones, dígame SBCs Odroid-XU4, Odroid-XU4Q y Odroid-N2, con Sistema Operativo Ubuntu 18.4, memoria RAM DDR4 de 2 GB y memoria de almacenamiento eMMC de 32 GB. La Raspberry Pi4 Modelo B con Sistema Operativo Raspbian, 2GB de memoria RAM LPDDR4 y 32 GB de memoria de almacenamiento microSD. En la



Figura 6 se muestran los valores promedio de los tiempos de ejecución de los algoritmos en las computadoras de placa única.

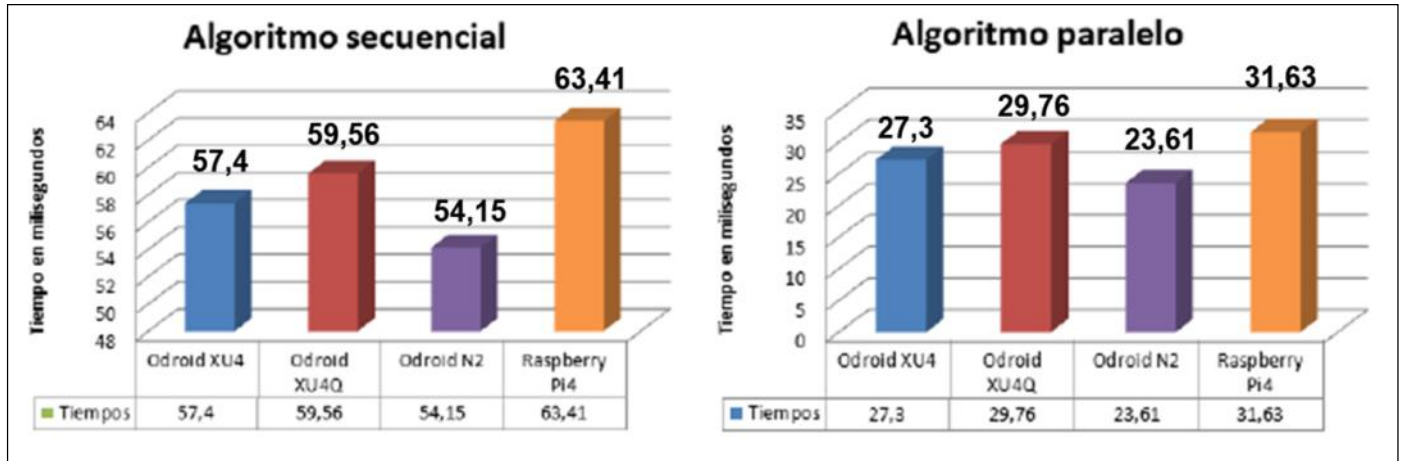


Figura 6. SBC Tiempos de ejecución en milisegundos de los algoritmos.

Teniendo en cuenta los resultados mostrados en la Figura 6, se evidencia como la versión secuencial es la variante del algoritmo con mayores tiempos de ejecución. El algoritmo paralelo en cada una de las computadoras de placa única propició una mejora de los tiempos de respuestas de aproximadamente la mitad de los tiempos de la variante secuencial. En ambos algoritmos el Odroid-N2 obtuvo la media de los tiempos de respuesta más bajos, mientras que la Raspberry Pi 4 Modelo B los tiempos de ejecución más altos. A pesar de que la Raspberry Pi4 Modelo B alcanzó los tiempos de respuesta más altos, obtuvo la menor desviación estándar como se muestra en la Tabla 2, lo que implica que tuvo una menor dispersión de sus tiempos de ejecución con respecto a su media.

Tabla 2. Desviación estándar de los tiempos de ejecución de los algoritmos.

Odroid-XU4	Odroid-XU4Q	Odroid-N2	Raspberry Pi4 Modelo B
Algoritmo secuencial			
0.660	0.425	0.295	0.288
Algoritmo paralelo			
0.696	0.486	0.381	0.241

El desempeño mostrado por un programa puede tener distintas medidas de evaluación. La medida más común y que resulta más importante dependiendo del fin que tenga el programa, es el tiempo de ejecución, cuanto menos tiempo



requiera para ejecutarse, mejor será el rendimiento. Además del tiempo de ejecución como medida de rendimiento, también existen otras métricas como la aceleración (*Speed Up*) y la eficiencia, las cuales se definen a continuación. La aceleración se define como la relación que existe entre el tiempo de ejecución de un algoritmo empleando un solo procesador y su tiempo de ejecución empleando varios procesadores. Es una métrica que determina cuán rápido es un programa paralelo en comparación con su variante secuencial. Matemáticamente se define como se muestra en la ecuación (1) (Aguilar and Leiss, 2004):

$$S_{(P)} = \frac{T_{(1)}}{T_{(P)}} \quad (1)$$

Donde:

$S_{(P)}$: Aceleración utilizando P procesadores.

$T_{(1)}$: Tiempo requerido por el sistema con un procesador para resolver el problema en cuestión.

$T_{(P)}$: Tiempo requerido por el sistema con P procesadores para resolver el problema en cuestión.

La eficiencia es definida como la fracción del tiempo que el procesador consume haciendo trabajo útil. Esta muestra cuán bien se ha utilizado los procesadores en la solución de un problema. La fórmula para calcularla se define en (2) (Aguilar and Leiss, 2004):

$$E_{(P)} = \frac{S_{(P)}}{P} \quad (2)$$

Donde:

$E_{(P)}$: Eficiencia.

$S_{(P)}$: Aceleración utilizando P procesadores.

Para realizar el cálculo de las medidas de rendimiento, dígase aceleración (1) y eficiencia (2), fueron utilizados los valores promedios de tiempo mostrados en las gráficas de la Figura 6. En la Tabla 3 se muestran los resultados obtenidos, donde se evidencia que el mejor rendimiento del software es con la variante paralela en el Odroid N2, seguido por el Odroid XU4, Odroid XU4Q y la Raspberry Pi 4, respectivamente. La aceleración obtenida en los experimentos en el Odroid N2, significa que la variante paralela es 2.294 veces más rápida que la variante secuencial en dicho dispositivo, obteniéndose una mejora de aproximadamente 56.4 % y una eficiencia de 0.57, lo que implica que se aprovecha un 57 % de los recursos del procesador.



Tabla 3. Medidas de rendimiento de la variante paralela.

Métricas		Odroid XU4	Odroid XU4Q	Odroid N2	Raspberry Pi 4
Promedio de tiempos de ejecución en milisegundos	Secuencial	57.4	59.56	54.15	63.41
	Paralelo	27.3	29.76	23.61	31.63
Aceleración		2.102	2.001	2.294	2.004
Eficiencia		0.52	0.5	0.57	0.5
Mejora		52.4%	50.03%	56.4%	50.1%

Conclusiones

El diseño de aplicaciones para radar teniendo en cuenta los principios de programación paralela con la API OpenMP, propicia alcanzar una mejora del rendimiento de la solución y un mejor aprovechamiento de los recursos de cómputo de los dispositivos de hardware. La arquitectura hardware-software propuesta requiere un bajo costo de implementación, debido al empleo de computadoras de placa reducida y software libre. Los experimentos realizados y los resultados obtenidos en la pruebas demostraron que la solución propuesta en su variante paralela, disminuye los tiempos de ejecución con respecto a su variante secuencial. Las Computadoras de Placa Única y la computación paralela permiten obtener una solución para el procesamiento y visualización de datos de radar, de alto rendimiento, bajo consumo de potencia y fácil implementación.

Conflictos de intereses

Los autores autorizan la distribución y uso de su artículo.

Contribución de los autores

1. Conceptualización: Alian Ernesto Matos Rodríguez.
2. Curación de datos: Leandro Zambrano Méndez y Roberto Sepúlveda Lima.
3. Análisis formal: Alian Ernesto Matos Rodríguez.
4. Investigación: Alian Ernesto Matos Rodríguez.
5. Metodología: Leandro Zambrano Méndez y Humberto Díaz Pando.



6. Administración del proyecto: Alian Ernesto Matos Rodríguez.
7. Recursos: Leandro Zambrano Méndez y Roberto Sepúlveda Lima.
8. Software: Alian Ernesto Matos Rodríguez.
9. Supervisión: Leandro Zambrano Méndez.
10. Validación: Leandro Zambrano Méndez y Humberto Díaz Pando.
11. Visualización: Alian Ernesto Matos Rodríguez.
12. Redacción – borrador original: Alian Ernesto Matos Rodríguez.
13. Redacción – revisión y edición: Leandro Zambrano Méndez y Roberto Sepúlveda Lima.

Financiamiento

La investigación no requirió fuente de financiamiento externa.

Referencias

- AGUILAR, J. & LEISS, E. 2004. Introducción a la computación paralela. *Venezuela: Gráficas Quinteto*.
- ALFONSO-CANTILLO, O. & SÁNCHEZ-ANSOLA, E. 2020. Computación paralela para la geocodificación de direcciones postales cubanas. *Ingeniería, investigación y tecnología*, 21.
- ALVA ALARCÓN, J. L. & ALCORTA SANTISTEBAN, N. F. 2020. *Sistemas embebidos guía metodológica para su desarrollo*.
- BHATTA, N. & PRIYA, M. 2017. RADAR and its applications. *International Journal of Circuit Theory and Applications (IJCTA)*, 10, 1-9.
- CASTILLO REYES, O., PUENTE, J. D. L., MODESTO, D., PUZYREV, V. & CELA, J. M. 2016. A parallel tool for numerical approximation of 3D electromagnetic surveys in geophysics. *Computación y sistemas*, 20, 29-39.
- CHANDRA, R., DAGUM, L., KOHR, D., MENON, R., MAYDAN, D. & MCDONALD, J. 2001. *Parallel programming in OpenMP*, Morgan kaufmann.
- DIAZ, J., MUNOZ-CARO, C. & NINO, A. 2012. A survey of parallel programming models and tools in the multi and many-core era. *IEEE Transactions on parallel and distributed systems*, 23, 1369-1386.
- FLYNN, M. J. & LUK, W. 2012. *Computer System Design: System-on-Chip*.
- HARDKERNEL. 2019. *ODROID-N2* [Online]. Available: <https://www.hardkernel.com/blog-2/odroid-n2/> [2021].



- HERIANA, O., KURNIAWAN, D., RAHMAN, A. N., HARDIATI, S. & PRISTIANTO, E. J. Implementation of Plan Position Indicator Display for Low Probability of Intercept Radar. 2018 International Conference on Radar, Antenna, Microwave, Electronics, and Telecommunications (ICRAMET), 2018. IEEE, 76-80.
- IVKOVIĆ, J., VELJOVIĆ, A., RANĐELOVIĆ, B. & VELJOVIĆ, V. Odroid-xu4 as a desktop pc and microcontroller development boards alternative. Proc. 6th Int. Conf.(TIO), 2016.
- JEVTIĆ, M. & STAMATOVIĆ, M. Radar data processing and visualization on desktop platforms. Proc. 17th Telecommunications forum TELFOR, 2009. 1315-1318.
- JOHNSTON, S. J., BASFORD, P. J., PERKINS, C. S., HERRY, H., TSO, F. P., PEZAROS, D., MULLINS, R. D., YONEKI, E., COX, S. J. & SINGER, J. 2018. Commodity single board computer clusters and their applications. *Future Generation Computer Systems*, 89, 201-212.
- MANASA, M. & HEMALATHA, M. 2015. Desing of generic radar data visualizer using model view controller pattern. *International Journal For Technological Research In Engineering*, 2.
- MCCOOL, M., REINDERS, J. & ROBISON, A. 2012. *Structured parallel programming: patterns for efficient computation*, Elsevier.
- MIAO, Z., XU, W. & CHEN, H. Technology of Radar Terminal on Researching Software Display. Proceedings of the 2nd International Conference on Vision, Image and Signal Processing, 2018. 1-5.
- ÖSTERBERG, E. 2017. Profiling memory accesses on the ODROID-XU4.
- PAJANKAR, A. 2017. Introduction to single board computers and Raspberry Pi. *Raspberry Pi Image Processing Programming*. Springer.
- PAUL, D. 2019. ODROID-XU4 Tweaks: A Collection of Popular Modications. *Odroid Magazine*.
- PEZHGORSKI, V. & LAZAROVA, M. Real Time GPU Accelerated Radar Scan Conversion and Visualization. Proceedings of the 18th International Conference on Computer Systems and Technologies, 2017. 249-256.
- RASPBERRYPI. 2021. *Raspberry Pi 4 Computer Model B* [Online]. Available: www.raspberrypi.org [2022].
- RAVINDRA, C., RAJKUMAR, S. & BABU, M. S. Design and Implementation of Radar Console Displays for Multi Object Tracking Radar using Qt-IDE. 11th International Radar Symposium India, 2017.
- RICO, H. 2021. Aplicación de técnicas de computación paralela para la aceleración de algoritmos de ingeniería.
- RONDX, J. 2019. Cryptocurrency Mining: Earning Verium Coins With Your ODROID. *Odroid Magazine*.
- ROY, R. 2017. ODROID-XU4Q (Q for Quiet) A Completely Silent Version Of The Powerful ODROID-XU4 Octa-Core Computer. *Odroid Magazine*.
- ROY, R. & BOMMAKANTI, V. 2017. User Manual Odroid XU4. *Odroid Magazine*.



- SAGKRIOTIS, S., ANAGNOSTOPOULOS, C. & PEZAROS, D. P. Energy Usage Profiling for Virtualized Single Board Computer Clusters. 2019 IEEE Symposium on Computers and Communications (ISCC), 2019. IEEE, 1-6.
- SYEDA, M., ARJUMAN, N., FAIZA, T. & MOHAMMED, E. 2017. Enhancement of Flycatchers Using Radar for Tracking of Aircrafts Which Aviates at Lower Levels. *International Journal of Latest Engineering Research and Applications (IJLERA)*, 02, 37-42.
- TRUJILLO, L. G., RODRÍGUEZ, A. M. & MÉNDEZ, L. Z. 2020. Representación en tiempo real de señales de radar empleando Odroid XU4. *Elektron*, 4, 87-92.
- WAZIR, S., IMRAN, H. A., LATIF, U., MUJAHID, U. & BILAL, M. 2020. Single Board Computers (SBC): The Future of Next Generation Pedagogies in Pakistan. *arXiv preprint arXiv:2008.06576*.
- WILLIAM, M. L. & JAMES, S. A. 2014. Principles of Modern Radar, vol. III: Radar Applications. SciTech Publishing, New Jersey.

